

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

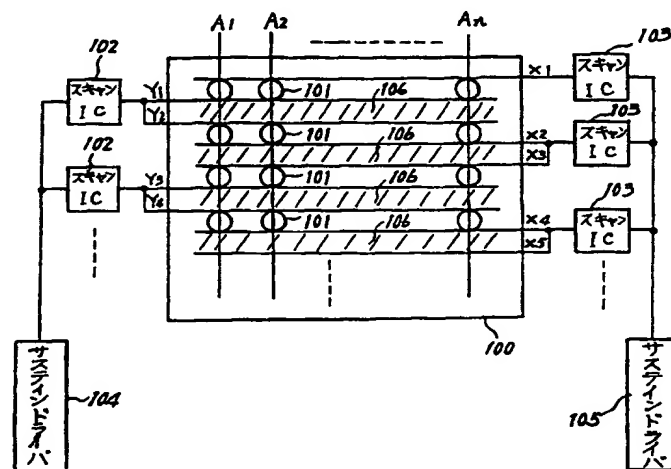
- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**

**THIS PAGE BLANK (USPTO)**

<b>(51) 国際特許分類6</b> <b>G09G 3/28</b>	<b>A1</b>	<b>(11) 国際公開番号</b> <b>WO00/57396</b>  <b>(43) 国際公開日</b> 2000年9月28日 (28.09.00)
<b>(21) 国際出願番号</b> PCT/JP99/01400  <b>(22) 国際出願日</b> 1999年3月19日 (19.03.99)  <b>(71) 出願人 (米国を除くすべての指定国について)</b> 株式会社 日立製作所(HITACHI, LTD.)(JP/JP) 〒101-8010 東京都千代田区神田駿河台四丁目6番地 Tokyo, (JP) <b>(72) 発明者 ; および</b> <b>(75) 発明者 / 出願人 (米国についてのみ)</b> 鴻上明彦(KOUGAMI, Akihiko)(JP/JP) 中 一隆(NAKA, Kazutaka)(JP/JP) 大高 広(OHTAKA, Hiroshi)(JP/JP) 大沢通孝(OHSAWA, Michitaka)(JP/JP) 〒244-0817 神奈川県横浜市戸塚区吉田町292番地 株式会社 日立製作所 情報メディア事業本部内 Kanagawa, (JP) <b>(74) 代理人</b> 弁理士 作田康夫(SAKUTA, Yasuo) 〒100-8220 東京都千代田区丸の内一丁目5番1号 株式会社 日立製作所内 Tokyo, (JP)		<b>(81) 指定国</b> CA, CN, JP, KR, SG, US, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE)  <b>添付公開書類</b> 国際調査報告書

**(54)Title: DISPLAY AND IMAGE DISPLAYING METHOD****(54)発明の名称** 表示装置及び画像表示方法

102, 103 ... SCANNING IC

104, 105 ... SUSTAINING DRIVER

**(57) Abstract**

Scanning pulses in phase are applied to mutually adjacent display lines in a first field constituting one frame, and scanning pulses in phase are applied to other mutually adjacent display lines in a second field, thus achieving address operation and performing the same image display for a plurality of lines. The scanning interval can be greatly shortened and high-bright display can be realized.

(57)要約

1 フレームを構成する第1のフィールドで隣接する複数の表示ラインに同相の走査パルスを印加し、第2のフィールドで他の隣接する複数の表示ラインに同相の走査パルスを印加してアドレス操作を行い、複数ラインで同じ画像表示をする。走査期間を大幅縮減でき、多サブフィールド方式での高輝度表示が可能となる。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	DM	ドミニカ	KZ	カザフスタン	RU	ロシア
AG	アンティグア・バーブーダ	DZ	アルジェリア	LC	セントルシア	SD	スーダン
AL	アルバニア	EE	エストニア	LI	リヒテンシュタイン	SE	スウェーデン
AM	アルメニア	ES	スペイン	LK	スリ・ランカ	SG	シンガポール
AT	オーストリア	FI	フィンランド	LR	リベリア	SI	スロヴェニア
AU	オーストラリア	FR	フランス	LS	レソト	SK	スロヴァキア
AZ	アゼルバイジャン	GA	ガボン	LT	リトアニア	SL	シエラ・レオネ
BA	ボスニア・ヘルツェゴビナ	GB	英国	LU	ルクセンブルグ	SN	セネガル
BB	バルバドス	GD	グレナダ	LV	ラトヴィア	SZ	スワジランド
BE	ベルギー	GE	グルジア	MA	モロッコ	TD	チャード
BF	ブルキナ・ファソ	GH	ガーナ	MC	モナコ	TG	トーゴ
BG	ブルガリア	GM	ガンビア	MD	モルドヴァ	TJ	タジキスタン
BJ	ベナン	GN	ギニア	MG	マダガスカル	TM	トルクメニスタン
BR	ブラジル	GR	ギリシャ	MK	マケドニア旧ユーゴスラヴィア	TR	トルコ
BY	ベラルーシ	GW	ギニア・ビサウ			TT	トリニダード・トバゴ
CA	カナダ	HR	クロアチア	ML	マリ	TZ	タンザニア
CF	中央アフリカ	HU	ハンガリー	MN	モンゴル	UA	ウクライナ
CG	コンゴ	ID	インドネシア	MR	モーリタニア	UG	ウガンダ
CH	スイス	IE	アイルランド	MW	マラウイ	US	米国
CI	コートジボアール	IL	イスラエル	MX	メキシコ	UZ	ウズベキスタン
CM	カメルーン	IN	インド	NE	モザンビーク	VN	ヴェトナム
CN	中国	IS	アイスランド	NZ	ニュージーランド	YU	ユーゴスラヴィア
CR	コスタ・リカ	IT	イタリア	NL	オランダ	ZA	南アフリカ共和国
CU	キューバ	JP	日本	NO	ノールウェー	ZW	ジンバブエ
CY	キプロス	KE	ケニア				
CZ	チェッコ	KG	キルギスタン	NZ	ニュージーランド		
DE	ドイツ	KP	北朝鮮	PL	ポーランド		
DK	デンマーク	KR	韓国	PT	ポルトガル		
				RO	ルーマニア		



## 明 細 書

## 表示装置及び画像表示方法

## 技術分野

本発明は、プラズマディスプレイ装置等の表示装置に係り、特に高輝度、  
5 高精細、及び高階調表示を実現する多サブフィールド方式に適した表示技術  
に関する。

## 背景技術

プラズマディスプレイ装置等の表示装置は、今後、テレビ等映像表示装置  
10 の他、パソコン等のデータディスプレイ装置や、ゲーム機用表示装置等も含  
む広汎用途への展開が予定されている。これら多種の用途に対応し要求され  
る仕様もまた様々である。例えばテレビとしては、H D T V 用として、解像  
度としてライン数 1 0 0 0 本以上、ピーク輝度 5 0 0 c d / m <sup>2</sup> 以上等が要求  
される。また、プラズマディスプレイ装置の動画表示特有の擬似輪郭妨害も  
15 低減する必要がある。その反面、テレビ画像としてはインタレース的表示は  
許容される。一方、データディスプレイとして要求されるのは、解像度とし  
てライン数 8 0 0 本程度、輝度 2 0 0 c d / m <sup>2</sup> 程度であり、また静止画が多  
い用途であるため擬似輪郭もあまり低減する必要がない等、要求仕様はテレ  
ビよりも緩やかである。しかし、このデータディスプレイの場合は、ライン  
20 フリッカが目立ち易いためプログレッシブ表示が行われる。このようにディ  
スプレイに対する要求仕様は用途に応じ種々異なっているが、最近ではマル  
チメディア対応機種として、1 台の表示装置で様々な使い方をできるもの、  
例えば 1 台でテレビとデータディスプレイとに対応できる互換性あるものが  
求められている。

しかしながら、現在のところでは、これらの要求仕様に対し、十分満足するようなものは得られていない。例えば、現在のプラズマディスプレイ装置の場合、テレビとしては、NTSC受信装置で解像度ライン数480本、輝度300cd/m<sup>2</sup>程度であり、擬似輪郭対策もまだ不十分である。これら解像度、輝度、擬似輪郭の3性能は、いずれも、1フィールドの時間内で改善を行うべきものである。

また、テレビとしてはさらに高コントラスト化も要求され、このためには、黒色表示をした時の発光を極力抑える必要がある。例えば現在のAC型プラズマディスプレイ装置では、種火放電を行うようになっているため、全書き込み・全消去という駆動方式としているのが一般的である。この方式は、情報に応じた選択的な書き込みであるアドレス放電を行う前に、一旦全セルに対し書き込み動作を行い（全書き込み）、次に全セルに書き込まれた壁電荷をセル内の空間部に浮遊させ、イオンと電子を中和させて消去（全消去）する方式であって、全書き込み・全消去の動作は、既に書き込まれている情報の壁電荷をリセットすると同時に、全消去でわずかに残った空間電荷（種火）を利用してアドレス放電の放電立ち上がりを速め、低電圧で駆動できるようにする。しかし、この全書き込み・全消去方式では、表示画像の情報に関係なく黒表示をした時にも放電が起きるため、その発光によってコントラストが劣化する。このため、この全書き込み・全消去を1フィールド内の全てのサブフィールドでは行わずに、1フィールドで1回程度行うようにすることで高コントラスト画像を得るようにする技術が提案されている。この提案技術によると、種火効果が小さくなるので全書き込み・全消去のパルス印加時から離れた時点で行うサブフィールドのアドレス放電に誤動作が生じる場合がある。放電状態を変えずに高コントラスト画像を得るためには、パネルのセルの境界部分を黒色とする技術や、パネルの前面にフィルタを装着する技術などがある。

プラズマディスプレイパネルでは高精細画像はセルピッチを細かくし表示画素数を多くすることで得られるが、画面サイズが一定の場合には表示画素数を多くするとセルの体積寸法が小さくなり、放電電圧が上昇したり、発光効率が低下したりする問題がある。高精細化のための関連技術として、セルの境界部を小さくしたり、あるいはその境界部を積極的に表示に利用する技術が日本特開平 9 - 1 6 0 5 2 5 号公報に開示されている。

疑似輪郭妨害の低減化のために、現在までに種々の対策技術が提案されている。疑似輪郭の発生原因は、フィールドを時分割して形成する複数のサブフィールドに基づくもので、観測者の視線の移動により眼球の網膜上の輝度パターンにむらが生じることが原因である。現象的には、なだらかな階調変化部分が画面上で移動した時に観測者が視線をそれに追従させると、ある部分で高輝度または低輝度の輪郭状ノイズ（疑似輪郭）が観測されるものである。この疑似輪郭妨害を低減する方法としては、サブフィールドの配列順番を変えたり、1 フィールド内の全サブフィールドをつめたり、あるいは発光サブフィールドを分散させたりして、疑似輪郭ノイズを画面上の画素で分散させ目立たなくしたりする方法がある。1 フィールド内の全サブフィールドをつめ、1 フィールドの半分以上の期間を休止期間とすることによって疑似輪郭を低減するようにした関連技術が日本特開平 4 - 2 1 1 2 9 4 号公報に開示されている。

また、A C 型プラズマディスプレイ装置ではアドレス／表示分離駆動方式がとられている。この方式は、1 つのサブフィールドで、各放電セルに情報に応じた壁電荷を形成するためのアドレス期間と、壁電荷により発光表示させる表示期間とを全セル共通の時間として分離して駆動する方式である。サブフィールドの発光時間の比はこの表示期間の長さの比となる。このように、アドレス期間と表示期間とを分離することにより、駆動回路の大幅な簡略化が可能となる。

高輝度表示は、駆動パルス（維持パルス）の数を増やすことで達成されるが、そのために消費電力が増加するという問題がある。維持パルスの数を増加させずに高輝度化を実現するためには、蛍光体の輝度増加、セル開口率の増加、封入ガス圧力の増加による X e 原子からの紫外線発生の増加などが必要である。これらの輝度増加の技術は、そのまま高発光効率化にもつながる。

このプラズマディスプレイ装置の輝度を決めているのは、この 1 フィールド内の各サブフィールドの表示期間の和と、パネル自体のセルの開口率である。以下、第 2 図と第 3 図を用い従来からの関連技術としてのパネル構造を説明し、また、第 4 図を用いて 1 つのサブフィールドの駆動方法例を説明し、また、その方法では輝度が十分に上げられない理由についても説明する。

第 2 図は上記パネル構造の分解斜視図である。透明な面板 200 上に対となる透明な X 電極と Y 電極を ITO 201 で形成し、その上に導電率の高いバス電極 202 を形成する。これらの X 電極と Y 電極は交互に面板上に形成し、その上に誘電体 203、その上に MgO の保護膜 204 を形成する。一方、基板 205 には放電セルを画定するリブ 206 をサンドブラスト法により形成し、底部にはアドレス電極 207 と 3 色の蛍光体 208 (R)、209 (G)、210 (B) をストライプ状に形成する。これら面板 200 と基板 205 とを合わせて気密に封じ、内部に Ne-Xe 混合ガスを 300~500 Torr 封入する。

第 3 図はパネルの電極配線と駆動回路の接続構成例を示す図である。プラズマディスプレイパネルは水平方向に対となる X 電極と Y 電極で表示ラインを形成し、それに交差する方向にアドレス電極 A が配置され、これらの電極の交点で放電セル 101 を形成する。X 電極には各サブフィールドのリセットパルス（後述）と表示期間の維持パルスを印加するために、共通接続されてサステインドライバ 105 に接続される。一方 Y 電極にはアドレス期間の走査パルスを各 Y 電極に印加するためのスキャン IC 102 が接続され、各

スキャン IC は表示期間に共通に維持パルスを印加するため、サステインドライバ 104 に接続される。アドレス電極は情報に応じたアドレスパルスを印加するために各々アドレス IC（図示せず）に接続される。

第 4 図は 1 つのサブフィールドのアドレス期間と表示期間の X 電極と Y 電極に印加する駆動電圧波形例を示している。アドレス期間はアドレス準備のリセット期間と走査期間の 2 つに分かれ、リセット期間では、前のサブフィールドで形成された壁電荷の消去と走査期間で行われる書き込みとを容易かつ確実にを行うために種火放電を行う。第 4 図のリセットパルス 400 を全ての X 電極（X1 ～ X480）に共通に印加し、Y 電極との間で全てのラインで強い放電を生じさせる。リセットパルス 400 が 0 V に下がった時に、X 電極と Y 電極の間で壁電荷自身で生じる電界のために自己消去放電が生じ、これによりリセット放電で生じた壁電荷を全て消去するとともに、放電セル空間に残留空間電荷を残して、次の走査の期間の書き込み放電のための種火とする。走査の期間では Y1、Y2、……、Y480 電極に順に走査パルス 401 を印加し、走査パルス 401 によりライン選択される。アドレス電極には情報に応じたアドレスパルス 405 を印加し、走査パルス 401 とアドレスパルス 405 とが時間的に一致した時に X 電極と Y 電極との間で書き込み放電が生じる。この書き込み放電をトリガーとして、書き込み放電が行われた放電セルでは X 電極（バイアス 404 が印加されている）と Y 電極の間で放電を生じて、X と Y 電極に壁電荷が形成される。壁電荷が形成された放電セルは次の表示期間の X 電極と Y 電極の交互の維持パルス 402、403 により表示放電が行われて表示発光される。アドレスパルス 405 が印加されない放電セルでは書き込み放電は生じなく、壁電荷を形成することもないので、表示期間の維持パルスが印加されても表示発光は行われない。

次に、プラズマディスプレイ装置の例で輝度を上げることの困難性につき説明する。関連技術例として挙げた上記パネルの電極配線は XY / XY 型の

場合であり、X電極とY電極とが交互に配線されている。第3図に示すように、表示のラインは対となるX電極とY電極の間の放電セル101に形成され、非発光領域300が存在する。この非発光領域で放電が生じると誤動作となるため、この非発光領域は十分に広くなければならない。このことはパネルの発光部分の割合である開口率を低下させることになり、従来パネルではこの開口率は約30%程度である。このような低い開口率だとパネルの発光輝度が低下することになる。

また、駆動方法では、1つのサブフィールドでアドレス期間と表示期間とがあり、発光輝度を決めているのは表示期間である。ところが、このアドレス期間ではリセット期間と走査期間とがあり、リセット期間では十分に空間電荷を減少させる必要から約160 $\mu$ sの時間が必要である。また、走査期間の書き込みでは確実に壁電荷を形成させる必要から、走査パルスの幅は1.5 $\mu$ sから2.0 $\mu$ sの時間が必要であり、ライン数が480本の場合には走査期間は720 $\mu$ s以上必要となる。これがHDTVのようにライン数が1000本以上になると、この1つのサブフィールドのアドレス期間は1.6ms以上必要となる。ところで、動画像で例えば256階調等の高階調の表示で擬似輪郭妨害を十分に低減させるためにはサブフィールドの数は10～12サブフィールドが必要であり、そのような駆動をした場合、アドレス期間だけで1フィールド(約16.7ms)の全部の時間を使ってしまい、表示期間をほとんど設けることができない。たとえ表示期間を設けることができたとしても、1msに満たないため輝度を確保できない。表示期間を長くするために、サブフィールド数を6個程度にすると、表示期間は約7msになるが、階調数は64程度となって擬似輪郭の低減化は困難である。

このような関連技術におけるパネル構造及び駆動方法では、高精細表示を行ったとき、階調数が少なく、擬似輪郭改善も不十分であり、また、十分な輝度も得られない。

かかる関連技術においては、画像の高精細化と疑似輪郭低減化とは互いに相反する方向にある。つまり、高精細画像を実現するためには表示ライン数を多くしなければならず、そのために、1ラインに割り当てられる時間が短くなる。具体的にはプラズマディスプレイパネルの駆動には走査パルスを順次印加してライン選択を行い、選択されたラインの全画素で情報に応じた書き込み（アドレス）放電を行う。このため、ライン数が増えると、ライン選択に割り当てられた走査パルスのパルス幅を狭くしなければならない。ところが、AC型パネルでアドレス放電が十分に生起、収束するまでにはある程度以上の時間が必要である。このため、ライン数の増加に単純に反比例させて走査パルスのパルス幅を狭くすることはできない。そのため、走査パルスのパルス幅をある程度は狭めるが、これとともに、サブフィールド数も減らして表示することが行われる。

サブフィールド数が少なくなると、階調数が低下してしまう上に疑似輪郭の低減化も困難となる。疑似輪郭妨害の低減化対策の例として、サブフィールドの表示時間幅の比を2進符号とは異なる符号とし、特に表示時間幅の等しい2つ以上のサブフィールドを設け、それらのサブフィールドの点灯（作動）、非点灯（非作動）を画素やフィールド等で異ならせることにより表示画像の疑似輪郭を低減化させる技術もあるが、この場合も、サブフィールド数を減らすと、これら表示時間の等しいサブフィールドを設けることが困難になる上、階調数も減ることになる。

上記関連技術では、画像の高精細表示化のために表示面積を有効に利用し少ない電極数で高密度の画素を形成するようにしたり、疑似輪郭対策を行うために、全サブフィールドを一部期間内につめるか、あるいはサブフィールド数を増加させるようにはしているが、高精細化に伴った疑似輪郭防止対策やアドレス時間縮減化対策などについては何ら考慮されていない。

本発明は、高精細化と併せ、高階調で疑似輪郭改善されたかつ高輝度の画

像が表示可能な新規な技術を提供することを目的としている。

#### 発明の開示

上記目的を達成するため、本発明では、

- 5 1) 表示ラインに画像信号に基づくアドレス操作をして画像表示する表示技術において、1フレームを構成する第1のフィールドで複数の第1の表示ラインに同相の走査パルスを印加し、第2のフィールドで複数の第2の表示ラインに同相の走査パルスを印加してアドレス操作を行うようにする。
- 2) 互いに平行に対状に配され1表示ラインを形成するX電極とY電極と、  
10 該両電極に対し離間して交差するように配されたアドレス電極とをそれぞれ複数備える表示技術において、1フレームを構成する第1のフィールドで複数の第1の表示ラインのX電極に同相の走査パルスを印加し、第2のフィールドで複数の第2の表示ラインのY電極に同相の走査パルスを印加してアドレス操作を行い画像表示するようにする。
- 15 3) 互いに平行に対状に配され1表示ラインを形成するX電極とY電極と、該両電極に対し離間して交差するように配されたアドレス電極とをそれぞれ複数備える表示技術において、1フレームを構成する第1のフィールドで隣接する複数の第1の表示ラインに同相の走査パルスを印加し、第2のフィールドで隣接する複数の第2の表示ラインに同相の走査パルスを印加してアド  
20 レス操作を行い画像表示するようにする。
- 4) 互いに平行に対状に配され1表示ラインを形成するX電極とY電極と、該両電極に対し離間して交差するように配されたアドレス電極とをそれぞれ複数備える表示技術において、隣接表示ラインで上記X電極とY電極が順序を逆にして配され、1フレームを構成する第1のフィールドで隣接する複数  
25 の第1の表示ラインのX電極に同相の走査パルスを印加し、第2のフィールドで隣接する複数の第2の表示ラインのY電極に同相の走査パルスを印加し



てアドレス操作を行い画像表示するようにする。

5) 平行な表示用電極  $X(i)$  ( $i = 1 \sim n$  ( $n \cdots$  正数)、 $i$  番目の電極) と、該表示用電極  $X(i)$  に対し離間して交差するアドレス電極  $A(j)$  ( $j = 1 \sim k$  ( $k \cdots$  正数)、 $j$  番目の電極) とを備えた表示技術において、第 1 フィールドの第 1 の期間で、表示用電極  $X(4p+1)$  と表示用電極  $X(4p+2)$  ( $p \cdots 0$  を含む正数) で発光表示を行い、第 1 フィールドの第 2 の期間で、表示用電極  $X(4p+3)$  と表示用電極  $X(4p+4)$  で発光表示を行い、第 2 フィールドの第 3 の期間で、表示用電極  $X(4p+2)$  と表示用電極  $X(4p+3)$  で発光表示を行い、第 2 フィールドの第 4 の期間で、表示用電極  $X(4p+4)$  と表示用電極  $X(4p+5)$  で発光表示を行うようにする。

6) 平行な表示用電極  $X(i)$  ( $i = 1 \sim n$  ( $n \cdots$  正数)、 $i$  番目の電極) と、該表示用電極  $X(i)$  に離間的に交差するアドレス電極  $A(j)$  ( $j = 1 \sim k$ ) を備える表示技術において、フィールドの第 1 の期間において、表示用電極  $X(3p+1)$  と表示用電極  $X(3p+2)$  ( $p \cdots 0$  を含む正数) とが対となり、該対の表示用電極のみで表示放電を行い、フィールドの第 2 の期間において、表示用電極  $X(3p+2)$  と表示用電極  $X(3p+3)$  とが対となり、該対の表示用電極のみで表示放電を行い、フィールドの第 3 の期間において、表示用電極  $X(3p+3)$  と表示用電極  $X(3p+4)$  とが対となり、該対の表示用電極のみで表示放電を行うようにする。

7) 互いに平行な誘電体層で覆われた表示電極対と、それに交差する方向の 1 つのアドレス電極との組で放電セルを構成し、該放電セルをマトリクス状に配置して表示画面を構成する表示技術において、該表示画面を構成するパネルの第 1 のパネル部と、第 2 のパネル部とで共通にアドレス電極を配置し、該第 1 のパネル部の表示電極対の片方を順次走査すると共に、該片方の表示電極とアドレス電極との間に選択用パルスを印加することによって、該第 1

のパネル部の全ての該放電セルを順次アドレス操作し、該アドレス操作された該放電セルの該第1のパネル部の全ての該表示電極対に同時に交番維持パルス印加することによって表示維持操作をし、該第2のパネル部の表示電極対の片方を順次走査すると共に、該片方の表示電極とアドレス電極との間に選択用パルス印加することによって、該第2のパネル部の全ての該放電セルを順次アドレス操作し、該アドレス操作された該放電セルの該第2のパネル部の全ての該表示電極対に同時に交番維持パルス印加することによって表示維持操作をし、該第1のパネル部のアドレス操作と該第2のパネル部の表示維持操作とが重なる時間帯を有するようにする。

8) 少なくとも複数の平行な走査電極と該走査電極に離間的に交差する複数の平行なアドレス電極を有し、該走査電極と該アドレス電極の交点で放電セルを形成し、該放電セルをマトリクス状に配置した表示技術において、該走査電極に走査パルス印加してライン選択し該アドレス電極に情報に応じたアドレスパルス印加して、該走査パルスと該アドレスパルスによって生じるアドレス放電を生じさせて書き込みを行うアドレス操作で、該走査パルスの印加終了後に該アドレス放電が持続するような電圧を、該走査パルス終了直後に走査電極に印加する。

9) 対をなし表示ラインを構成する表示電極と該表示電極に交差するアドレス電極とをそれぞれ複数個有して成るパネル部を備えた表示技術において、第1のパネル部と第2のパネル部に共通に接続されたアドレス電極を有し、表示動作時、該第1のパネル部におけるサブフィールドのアドレス期間と該第2のパネル部におけるサブフィールドの表示期間とが重なるようにする。

10) 対をなし表示ラインを構成する第1、第2の表示電極と該両表示電極に交差するアドレス電極とをそれぞれ複数個備えた表示技術において、複数の表示ラインの上記第1の表示電極に同相の走査パルス印加し同じアドレス操作を行う手段と、上記第2の表示電極の複数個を互いに異なる駆動パ

ルスで駆動する駆動部と、を備えた構成とする。

かかる構成により本発明は、アドレス期間の走査時間を縮減でき、多サブフィールド駆動が可能となって高階調で擬似輪郭妨害を低減でき、かつ高輝度の表示技術を実現する。上記4)の構成では、高開口率のパネルを実現できるため高輝度となり、また、第1フィールドと第2フィールドとでアドレス放電の条件が同じとなるので、安定した書き込み操作を行える。また、アドレス放電間のクロストークを低減することもできる。また、この場合、走査用の電極は第1フィールドと第2フィールドで同じ電極にできるため、パソコン表示などのプログレッシブ表示との互換性が可能となる。また、第1のフィールドと第2のフィールドに印加するアドレスパルスの電圧値が異なるようにすることで、第1フィールドと第2フィールドのアドレス放電の特性に合ったアドレスパルスの電圧で駆動でき、安定した動作が実現できる。また、上記5)の構成では、平行な電極Xの上下の全てで表示ラインを構成して隣接するラインを4行おきの4相で駆動できるので、各々の1つの相では1フィールドの約半分の時間で表示できる。これにより、高精細化と擬似輪郭妨害低減化の両方を実現できる。上記6)の構成では、3つのラインごとに3相の駆動をして1フィールドを3つの期間に分割して、各相でそれぞれの期間で表示できるので、1つのラインの表示期間を1フィールドの約1/3の時間に減縮できる。上記7)の構成では、第1のパネル部でアドレス操作をしている間に第2のパネル部では表示維持操作を行うので、時間利用率が高く、多くの維持パルス印加することができて高輝度化が可能となる。また、アドレス電極がパネルの上下で共通配線される構成では、アドレス電極駆動回路の数を少なくでき、低コスト化できる。

## 25 図面の簡単な説明

第1図は、本発明の装置に用いる駆動回路の構成例図であり、第2図は、

従来の関連技術としてのプラズマパネルの分解斜視図であり、第3図は、従来の関連技術としてのXY/XY型パネルの駆動回路構成図であり、第4図は、従来の関連技術としてのパネルの駆動電圧波形図であり、第5図は、本発明の装置に用いる駆動回路の駆動電圧波形例を示す図であり、第6図は、  
5 本発明の装置による表示方法例を示す図であり、第7図は、パネルの開口率を説明する図であり、第8図は、本発明の装置に用いる駆動回路の駆動電圧波形例を示す図であり、第9図は、本発明の装置に用いる駆動回路の構成例図であり、第10図は、本発明の装置に用いる駆動回路の構成例図であり、  
10 第11図は、本発明の装置に用いる駆動回路の他の駆動電圧波形例を示す図であり、第12図は、本発明の装置におけるパネルの表示セル（ライン）の表示方法例を示す図であり、第13図は、本発明の装置のサブフィールド構成例を示す図であり、第14図は、本発明の装置に用いる駆動回路の駆動電圧波形例を示す図であり、第15図は、本発明の装置の構成例を示す図であり、第16図は、本発明の装置の他の構成例を示す図であり、第17図は、  
15 本発明の他の駆動電圧波形例を示す図であり、第18図は、本発明の装置における他のサブフィールド構成例を示す図であり、第19図は、本発明の装置における他のサブフィールド構成例を示す図であり、第20図は、本発明の装置におけるパネルの表示セル（ライン）の表示方法例を示す図であり、第21図は、本発明の装置における他のサブフィールド構成例を示す図であり、  
20 第22図は、本発明の装置に用いる駆動回路の他の駆動電圧波形例を示す図であり、第23図は、本発明の装置に用いる駆動回路の構成例図であり、第24図は、本発明の装置の駆動方法例を示す図であり、第25図は、本発明の装置に用いるパネルの上部における走査方法例を示す図であり、第26図は、本発明の装置に用いるパネルの下部における走査方法例を示す図であり、  
25 第27図は、本発明の装置における横リブ付きのパネル構成例を示す図であり、第28図は、本発明の横リブ付きパネルの駆動方法例を示す図であ

り、第29図は、本発明の装置における表示維持パルスとアドレスパルスの位相関係を示す図であり、第30図は、本発明の装置における走査パルスと放電状態を説明する図であり、第31図は、従来の装置における走査パルス及び放電状態を説明する図であり、第32図は、本発明の装置において各電極に印加する電圧波形図例であり、第33図は、本発明の装置におけるアドレス期間の他の電圧波形例を示す図である。

#### 発明を実施するための最良の形態

以下、添付の図面に従って本発明をより詳細に説述する。

10 第5図と第6図を用いて本発明の第1の実施の形態を説明する。

第6図は本発明の装置による表示方法を説明する図である。テレビジョン信号は第1フィールドでは1、3、5、…ラインの画像信号が送信されてくるが、その信号の表示を(1、2)(3、4)(5、6)…の組の2つのラインで同じ表示をする。第2フィールドでは、画像信号は2、4、6…ラインの信号が送信されてくるが、その画像信号の表示を(2、3)(4、5)(6、7)の組の2つのラインで同じ表示をする。このように、2ラインの同じ表示を、第1フィールドと第2フィールドで1ラインずらせることにより行う。今、表示ライン数がHDTVのような高精細の画像信号である場合、表示ライン数は1000本以上となる。このような高精細画像を2ラインで同じ表示をした場合、垂直方向の解像度は低下する。解像度の低下の目安としてケル係数があるが、ケル係数を0.7としたときには解像度は700本程度となる。しかし、この解像度の低下はCRTでも同じことであり、テレビとしての表示ではほとんど問題がない。

25 第5図は、関連技術としてのXY/XYパネル(第3図)に本発明を適用した場合の駆動電圧波形を示す。ここでは一つのサブフィールドのアドレス期間(リセット期間と走査期間)と表示期間の初めの部分を示す。第4図の

従来の関連技術の駆動波形と異なる点は、2つの走査電極に同相の走査パルス  
を印加する点にある。第3図のXY/XYパネルでは、表示のラインは(X  
1、Y1)、(X2、Y2)、(X3、Y3)…の電極の組で1、2、3…  
ラインを構成し、Y電極に走査パルスを印加して走査電極とする。本第5図  
5 に示すように、第1のフィールドではY1とY2電極に同相の走査パルス4  
01を印加する。同相の走査パルスを印加することにより、アドレス電極の  
アドレスパルスによる書き込みはY1とY2電極で同じとなり、1ライン目  
と2ライン目とで同じ壁電荷を形成する。同様にY3とY4、…に同相の走  
査パルスを印加して3ライン目と4ライン目…に同じ壁電荷を形成する。走  
10 査期間の後に続く表示期間ではX電極とY電極に交互の維持パルス402と  
403が印加されるが、走査期間に形成された壁電荷が1ラインと2ライン  
とで同じであるため、表示期間の発光も1ラインと2ラインで同じとなる。  
第2フィールドでは本第5図に示したY電極の括弧の番号で示すように、Y  
2とY3電極、Y4とY5電極、…に同相の走査パルスを印加して同じ壁電  
15 荷を形成し、表示期間では2ラインと3ライン、4ラインと5ラインを同じ  
ように発光させて表示動作を行う。

このように、2ラインのY電極に同相の走査パルスを印加することにより、  
2ラインの同じ表示を行い、第1のフィールドと第2のフィールドで同相に  
印加する走査パルスのラインの組合せを変えて1ラインずらして表示する。

20 このように、2ライン同時の同じ表示をすることにより、走査期間は従来  
の半分の期間となる。例えば、HDTV信号で、ライン数が1000本ある  
場合、1つのサブフィールドの走査パルスの幅を $1.5\mu s$ とすれば、走査  
期間は $1.5\mu s \times 500 = 0.75ms$ となり、プログレッシブ走査(線  
順次走査)の場合の半分である。

25 この場合の表示に使える時間は、1つのサブフィールドのリセット期間を  
 $160\mu s$ とし、高階調で十分な擬似輪郭対策が可能な12サブフィールド

の表示をしたとしても、1フィールドのうち表示期間として5.7ms以上とれることになり、高輝度の表示が可能となる。また、2ラインの同じ表示であるため、1フィールドの期間に全ての放電セルが表示されることになり、このことも高輝度表示が可能な要因となる。

5 次に、第1図、第7図、及び第8図を用いて第2の実施の形態につき説明する。

第3図は従来からの関連技術としてのXY/XY型パネルの電極配線図であり、X電極とY電極が交互に配置されている。該電極配置状態を第7図(a)に示す。X電極700とY電極701とが対となり表示ラインを形成する。

10 非発光領域300はY電極とX電極の間で誤放電が生じないように十分広くする必要がある。このことは放電セルの大きさ702を小さく形成することによって開口率を低下させる。

これに対し、第7図(b)のXY/YX型のパネルではX電極704の間には2本のY電極705が配置され、非表示領域300に隣接する電極はY  
15 電極どうしまたはX電極どうしである。そのため、非表示領域の隣接する2つの電極の維持パルスが同相であり放電することがない。このために非表示領域300を狭く形成して表示領域706を大きくすることができる。従ってこのパネルでは開口率を大きくでき発光輝度を高めることができる。

このXY/YX型パネルを用いて2ラインで同じ表示をする場合の駆動回路の構成例を第1図に、その駆動電圧波形例を第8図に示す。第1図のプラズマディスプレイパネル100はXY/YX型の電極配線をしており、対となるX電極、Y電極と、アドレス電極との交点で放電セル101を形成する。隣接する2本のY電極の間、及び隣接する2本のX電極の間は非発光領域1  
06であり、そこには遮光体を設けて明室コントラストを高くする。隣接するY電極どうし(Y1とY2、Y3とY4...)を共通に接続して走査パルス  
25 を出力するスキャンIC102に接続し、スキャンIC102は共通に維持

パルスが発生するサステインドライバ104に接続する。一方、隣接するX電極どうし(X2とX3、X4とX5…)を共通に接続して走査パルスを出力するスキャンIC103に接続し、スキャンIC103は共通に維持パルスが発生するサステインドライバ105に接続する。

- 5 第8図は、第1図の構成におけるX電極とY電極に印加する1つのサブフィールドの電圧波形を示す。第1のフィールドではY電極に走査パルスを印加して走査電極とし、第2のフィールドではX電極に走査パルスを印加して走査電極とする。第1のフィールドでは、X電極全て(X1～X1024)に共通にリセットパルス400、バイアスパルス404、及び維持パルス402を印加する。Y電極は、Y1とY2、Y3とY4、…が共通に接続されており、それらの電極に走査パルス401を順次印加する。Y1とY2、Y3とY4、…が共通に接続されているので、表示ライン1と2、3と4、…が同じ表示となる。一方、第2のフィールドでは、Y電極の全て(Y1～Y1024)に共通にリセットパルス400、バイアスパルス404、維持パルス402を印加する。X電極は、X2とX3、X4とX5…が共通に接続されており、それらの電極に走査パルス401を順次印加する。X2とX3、X4とX5…が共通に接続されているので、表示ライン2と3、4と5、…が同じ表示となる。従って、第1のフィールドと第2のフィールドで2ラインが同じ表示となる。このようなX電極とY電極の配線と駆動方法にすることによって、第1のフィールドと第2のフィールドで同相の走査パルスを印加する2本の電極が常に隣接した電極となる。従って、第1のフィールドと第2のフィールドとでアドレス放電の条件が同じとなるため安定した放電特性が得られる。

- 次に、第9図を用いて第3の実施の形態につき説明する。パネル100のX電極とY電極の配線はXY/YX型であって第1図の場合と同じであるが、2ラインで同じ表示をする2本の走査電極の共通接続状態は第1図の場合と



は異なる。本第9図の構成では、Y電極はY2とY3、Y4とY5、…を共通に接続し、各々走査パルスを出力するスキャンIC102とサステインドライバ104に接続する。一方、X電極は、X1とX2、X3とX4、…を共通に接続し各々スキャンIC103とサステインドライバ105に接続する。第1のフィールドではX電極を走査電極として順次走査パルスを印加し、表示ラインの1と2、3と4、…を同じ表示する。第2のフィールドではY電極を走査電極とし、順次走査パルスを印加して、表示ラインの2と3、4と5、…を同じ表示にする。第1図の場合と異なる点は、同相の走査パルスを印加する2本の走査電極が第1と第2のフィールドで常に隣接しておらず、間に2本の他の表示電極が入ることである。第9図の構成によって、第1と第2のフィールドのアドレス放電の状態が同じになるため動作が安定しており、また、同相の走査パルスが印加される放電セルが隣接していないためアドレス放電のクロストークを低減できる。

次に、第10図と第11図を用いて第4の実施の形態につき説明する。第10図において、パネル100はXY/YX型の電極配線で第1図の場合と同じであるが、Y電極個々にスキャンIC102が接続されており、該スキャンICに共通にサステインドライバ104が接続されている。X電極は全て共通にサステインドライバ105に接続されている。

第11図はX電極とY電極の駆動電圧波形例を示す。第1のフィールドでは、全てのX電極(X1～X1024)に共通にリセットパルス400と、バイアスパルス404、維持パルス402を印加する。Y電極には、Y1とY2、Y3とY4、…に同相の走査パルス401を順次印加する。これにより、表示ラインの1と2、3と4、…を同じ表示にする。第2のフィールドでは、全てのX電極にリセットパルス400、バイアスパルス404、維持パルス402を印加する。Y電極には、Y2とY3、Y4とY5、…の同相の走査パルスを順次印加する。このように個々のスキャンICで同相の走査

パルスを出力する方法として、スキャン I C に内蔵されているシフトレジスタ等の信号処理部で制御を行って同相の走査パルスを出力する方法と、スキャン I C の奇数番目と偶数番目を別個の I C ( 1 つの I C で一般に 64 出力ある ) として分離する方法とがある。この場合にはスキャン I C からパネルの電極までの接続を 2 層の F P C ( Flexible Print Circuit ) 等で構成すればよい。このような Y 電極を走査電極として固定し、個々のスキャン I C で同相の走査パルスを印加する場合、第 1 のフィールドでは同相の走査パルスを印加する 2 本の Y 電極は隣接した電極となり、第 2 のフィールドでは同相の走査パルスを印加する 2 本の Y 電極は隣接しない電極となる。このように、第 1 のフィールドと第 2 のフィールドでアドレス放電の駆動状態が異なる場合には、アドレスパルスの電圧値を第 1 のフィールドと第 2 のフィールドとで変えることにより安定したアドレス放電動作とすることができる。第 1 のフィールドの隣接する電極に同相の走査パルスを印加する場合には、放電開始電圧が低いので、第 11 図中の符号 1100 にあるように、低いアドレスパルスの電圧  $V_{a1}$  を印加し、第 2 のフィールドの隣接しない電極に同相の走査パルスを印加する場合には、放電開始電圧が高いので、第 11 図の 1101 にあるように高いアドレスパルス電圧  $V_{a2}$  を印加する。

また、このように走査パルスの印加を Y 電極に固定し、Y 電極個々にスキャン I C が接続されているので、テレビジョンとパソコン表示の切り替えによってプログレッシブ走査が可能であり、インタレース表示をしないフリッカレスのパソコン表示も可能となる。

次に、第 12 図～第 15 図を用いて第 5 の実施の形態につき説明する。ここで、プラズマパネルの表示電極は全て X 電極とし、パネルの上から順番に番号を付す。

第 12 図は本発明の表示電極 X のペア ( 対 ) の形成方法及び表示方法例を示す図である。本第 12 図の構成では、表示電極 X を 13 本、アドレス電極

を5本用いた場合の例である。まず、テレビジョン信号の1フレーム（1／30秒（s））を第1と第2のフィールド（1／60秒（s））に分け、さらに第1のフィールドを第1の期間と第2の期間に、第2のフィールドを第3と第4の期間に分ける。この場合、第1と第2の期間、第3と第4の期間が等しい場合にはそれぞれ1／120秒（s）となる。

第1フィールドの第1の期間では $X(1) - X(2)$ 、 $X(5) - X(6)$ 、 $X(9) - X(10)$ とが対となって表示ラインを形成し、アドレス電極との交点で表示セルを形成する。表示電極数の多いパネルでは $X(4p+1) - X(4p+2)$ （ $p$ は0を含む正数）とが対となって表示ラインを形成する。アドレス放電はこの表示電極 $X$ の対のうちの1つに走査パルス印加し、アドレス電極 $A$ とで書き込み放電を行う。表示期間ではこの対の2本の表示電極 $X$ に互いに極性の反転した維持パルス印加して表示放電（維持放電）を発生させる。表示ラインを形成しない電極 $X(3)$ 、 $X(4)$ 、 $X(7)$ 、 $X(8)$ 、 $X(11)$ 、 $X(12)$ には走査パルスも維持パルスも印加しないが、隣接電極との誤放電を防止するため直流電圧を印加する。

第1フィールドの第2の期間では $X(3) - X(4)$ 、 $X(7) - X(8)$ 、 $X(11) - X(12)$ とが対となって表示ラインを形成し、これとアドレス電極との交点で表示セルを形成する。表示電極数の多いパネルでは $X(4p+3) - X(4p+4)$ （ $p$ は0を含む正数）とが対となり表示ラインを形成する。この表示ラインは第1フィールドの第1の期間で形成される表示ラインのちょうど中間の位置となる。つまり第1フィールドの第1の期間と第2の期間とでインタレースした表示となる。

第2フィールドの第3の期間では $X(2) - X(3)$ 、 $X(6) - X(7)$ 、 $X(10) - X(11)$ とが対となして表示ラインを形成し、アドレス電極との交点で表示セルを形成する。表示電極数の多いパネルでは $X(4p+2) - X(4p+3)$ （ $p$ は0を含む正数）とが対となって表示ラインを形成す

る。

第2フィールドの第4の期間では $X(4) - X(5)$ 、 $X(8) - X(9)$ 、 $X(12) - X(13)$ とが対となって表示ラインを形成し、これとアドレス電極との交点で表示セルを形成する。表示電極数の多いパネルでは $X(4p + 4) - X(4p + 5)$  ( $p$ は0を含む正数)とが対となり表示ラインを形成する。この表示ラインは第2フィールドの第1の期間の表示ラインのちょうど真中であり、第2フィールドの第3と第4の期間でインタレース表示することになる。

このように、例えば $X(2)$ 表示電極のように、第1フィールドの第1の期間と第2フィールドの第3の期間で表示ラインを形成する電極の1つとなり、しかも両期間で表示ラインがずれており、 $X(2)$ の表示電極は $X(1)$ と $X(3)$ の表示電極と対となって表示ラインを形成することを考えると、合算で1本の表示電極 $X$ で1つの表示ラインを形成した場合と同じ割合となり高精細の画像表示を行うことができる。

第12図の下側に示すように、第1フィールドの第1の期間で形成される表示ラインを1相目の表示ライン、第1フィールドの第2の期間で形成される表示ラインを2相目の表示ライン、第2フィールドの第3の期間で形成される表示ラインを3相目の表示ライン、第2フィールドの第4の期間で形成される表示ラインを4相目の表示ラインとすれば、1相目と2相目、3相目と4相目がインタレース表示し、さらに第1フィールドの1相目と2相目とを合わせたものと、第2フィールドの3相目と4相目とを合わせたものともインタレースした表示となっている。従って、表示の繰り返し数が見かけ上がったようになり、フリッカなどの現象が抑えられて画質が向上する。

第13図は本発明の実施例の装置における表示方法で、4つの相のサブフィールド形成方法を示す。ここでは3サブフィールドの場合を例として示すが、フルカラー表示を行う場合は一般に8つ以上のサブフィールドを設ける。

1 相目の表示ラインである  $X(4p+1) - X(4p+2)$  電極の組は第  
1 フィールドの第 1 の期間に全てのサブフィールドを設ける。サブフィールド  
は SF 1、SF 2、SF 3 の 3 つの場合を図に示し、各サブフィールドに  
はアドレス期間 (A 1、A 2、A 3) と表示期間 (S 1、S 2、S 3) とに  
5 分ける。アドレス期間には対となる表示電極 X の 1 つに走査パルス印加し、  
アドレス電極には情報に応じたアドレスパルス印加し、走査パルスとアド  
レスパルスが時間的に一致した表示セルでアドレス放電を起こして壁電荷を  
形成する。表示期間において、対となる表示電極 X に極性が交互に変化する  
維持パルス (サステインパルス) を印加し、アドレス期間で壁電荷が形成さ  
10 れたセルのみが維持パルスで放電し発光して表示動作する。ここで維持パ  
ルスの個数は各サブフィールドで異ならせてある。例えば、SF 1、SF 2、  
SF 3 の維持パルスの個数の比を 1 : 2 : 4 とすると、これらの組合せで 8  
階調の表示ができる。

また、2 相目の表示ラインである  $X(4p+3) - X(4p+4)$  電極の  
15 対は第 1 フィールドの第 2 の期間に全てのサブフィールドを設け、3 相目の  
表示ラインである  $X(4p+2) - X(4p+3)$  電極の対は第 2 フィールド  
の第 3 の期間に全てのサブフィールドを設け、4 相目の表示ラインである  
 $X(4p+4) - X(4p+5)$  電極の対は第 2 フィールドの第 4 の期間に  
全てのサブフィールドを設ける。

20 このように、各相の全サブフィールドが 1 フィールドの約半分の時間内に  
あるために、動画の表示に際して疑似輪郭を大幅に低減することができる。  
また、本発明の表示技術をテレビジョン信号の表示に応用する場合は、1 相  
目と 2 相目の信号を、第 1 フィールドで送信されて来る画像信号で表示する。  
この場合、1 相目と 2 相目とでは表示時間で約  $1/2$  フィールドの時間差が  
25 あるため、2 相目の画像信号を動き補償された補正信号としてもよい。また  
3 相目と 4 相目の信号は、第 2 フィールドで送信されてくる画像信号で表示

する。これは1相目と2相目を合わせたものと、3相目と4相目を合わせたものの表示がインタレースされており、またテレビジョン信号も第1フィールドと第2フィールドとがインタレースされた信号であるため、このまま動き補償せずに表示しても画像のずれはない。また第4相目の表示信号を動き補償した補正信号とした場合は表示画質を向上できる。

第14図は、第1フィールドの第1の期間の1相目の表示で、各電極に印加する電圧波形の例を示す。ここではSF1の場合のみを示している。

表示電極 $X(1)$ 、 $X(5)$ 、 $\dots X(4p+1)$ …のには全書き込みパルス400、バイアスパルス404と維持パルス402を含む電圧 $VX1$ を印加する。

表示電極 $X(2)$ 、 $X(6)$ 、 $\dots X(4p+2)$ …には走査パルス401をバイアス403に重畳させ、また維持パルス403を含む電圧 $VX2$ を印加する。ここで走査パルス401は、表示電極 $X(2)$ 、 $X(6)$ 、 $X(10)$ …に従って順次印加時間をずらせて印加する。

表示電極 $X(3)$ 、 $X(7)$ 、 $\dots X(4p+3)$ …には表示電極 $X(2)$ などの隣接する表示電極の維持パルスで誤放電が生じるのを防止する直流電圧1406を含む電圧 $VX3$ を印加する。この直流電圧パルスの電圧値は、維持パルスの電圧値よりも低い電圧値とし、望ましくは維持パルスの電圧値の半分程度の値とするのがよい。

表示電極 $X(4)$ 、 $X(8)$ 、 $\dots X(4p+4)$ …には表示電極 $X(5)$ などの隣接する表示電極の全書き込みパルスとの誤放電が生じるのを防止する全書き込み防止パルス1407と維持パルスで誤放電が生じるのを防止する直流電圧1408を含む電圧 $VX4$ を印加する。この全書き込み防止パルスの電圧値は全書き込みパルス400から放電開始電圧を引いた値以上である。

一方、アドレス電極には全書き込み防止パルス1409と情報に応じたア

ドレスパルス405、それと維持パルス放電防止直流電圧1411を含むVAの電圧を印加する。ここで、第13図に示したサブフィールドのアドレス期間A1は全書き込みパルス、走査パルス401を含む期間であり、表示期間S1は維持パルスを含む期間である。

5 次に、放電状態を第14図を用いて説明する。

表示電極X(4p+1)に全書き込みパルス400が印加されると、隣接電極である表示電極X(4p+2)との間で放電が生じる。ここで隣接電極にはX(4p)の電極もあるが、これには全書き込み防止パルス1407が印加されているので放電は生じない。またアドレス電極にも全書き込み防止  
10 パルス1409が印加されているのでこの電極とも放電は生じない。この全書き込みパルスは1つ前のサブフィールドに書き込まれた壁電荷の情報をリセットする役目もある。

次に、全書き込みパルス400の電圧値が下がった時に、全書き込み放電で生じた壁電荷が十分に多い(全書き込みパルスの電圧値が十分に大きい)  
15 ために、自己消去放電(全消去放電)が生じる。全消去放電は壁電荷をセル内の空間に浮遊させてイオンと電子とが中和させて、全書き込み放電で生じた壁電荷を消去するものである。

次に、表示電極X(4p+2)に走査パルスを印加し、アドレス電極のアドレスパルス405との間でアドレス放電が生じ、このアドレス放電をトリ  
20 ガーとして表示電極X(4p+1)と表示電極X(4p+2)との間で放電が生じる。この放電により、表示電極X(4p+1)には電子が、表示電極X(4p+2)にはイオンが壁電荷として形成される。次に、表示期間ではまず表示電極X(4p+2)に維持パルス403の最初の1つが印加されると、アドレス期間で形成されたイオンの壁電荷の電圧と維持パルスの電圧が  
25 重畳されて放電が生じる。それ以後は表示電極X(4p+1)と表示電極X(4p+2)とに交互に維持パルスを印加することにより、壁電荷の電圧と

の重畳により放電開始電圧を越えて放電が継続される。表示電極 X ( 4 p + 1 ) と表示電極 X ( 4 p + 2 ) 以外の電極には維持パルス放電防止直流電圧が印加されており、さらに、それらの電極には壁電荷が形成されていないので放電は生じない。

- 5 以上、第 1 フィールドの第 1 の期間の S F 1 の駆動波形について述べたが、S F 2 と S F 3 の駆動波形についても第 14 図の場合と同様であり、それらのサブフィールドで維持パルスの数が異なるだけである。

次に、第 1、第 2 フィールドの第 1、第 2、第 3 及び第 4 の期間の各電極に印加する電圧の割り当てを表 1 に示す。このように各電極に印加する電圧  
10 を割り当てることにより、走査パルスを印加する電極が表示電極 X の偶数番目のみとなり、この結果、回路構成が簡単となる。

表 1

	第 1 フィールド		第 2 フィールド	
	第 1 の期間	第 2 の期間	第 3 の期間	第 4 の期間
15	X ( 1 )	V X 1	V X 3	V X 1
	X ( 2 )	V X 2	V X 2	V X 4
	X ( 3 )	V X 3	V X 1	V X 3
	X ( 4 )	V X 4	V X 4	V X 2
20	X ( 5 )	V X 1	V X 3	V X 1
	X ( 6 )	V X 2	V X 2	V X 4
	X ( 7 )	V X 3	V X 1	V X 3
	X ( 8 )	V X 4	V X 4	V X 2
	X ( 9 )	V X 1	V X 3	V X 1
25	X ( 10 )	V X 2	V X 2	V X 4
	X ( 11 )	V X 3	V X 1	V X 3



X (12)	V X 4	V X 2	V X 4	V X 2
X (13)	V X 1	V X 3	V X 3	V X 1

次に、第 15 図を用いて本発明のプラズマディスプレイパネル表示装置の  
 5 回路構成につき説明する。プラズマディスプレイパネル 100 は AC 型のパ  
 ネルである。表 1 に従って、表示電極 X の偶数番目には走査パルスと維持パ  
 ルス、奇数番目には全書き込みパルスと維持パルスを印加するので、表示電  
 極 X の偶数番目と奇数番目とで接続する回路が異なる。アドレス電極の端子  
 部はパネル 100 の図の上下部から出される。

次に、第 15 図に示す信号の流れに従って説明する。アナログ信号の画像  
 10 信号 1500 は A/D 変換器 1501 によりデジタル画像信号に変換する。  
 このデジタル画像信号は輝度レベルに対して 2 進符号化されており、それ  
 を Bit-SF 変換器 (ビット・サブフィールド変換器) 1502 によりサ  
 ブフィールドの表示期間の重み付けされた符号に合う信号に変換する。ここ  
 15 で、サブフィールドの重み付けが 2 進符号そのままであれば、A/D 変換器  
 の出力信号そのままを SF の信号とする。ただし、画像信号 1500 がテレ  
 ビジョン受信信号である場合にはここで  $\gamma$  の逆補正 (図示せず) を行う。サ  
 ブフィールドに合った画像信号は一旦フィールドメモリ 1503 に格納し、  
 各サブフィールドのアドレス期間に合ったタイミングで読み出し、それをア  
 20 ドレスドライバ A 1506 とアドレスドライバ B 1507 で必要な高電圧信  
 号のアドレスパルスとしてパネル 100 のアドレス電極に印加する。

一方、全書き込みパルス、走査パルス、維持パルス及び直流電圧等の信号  
 は、画像信号に無関係に表示電極 X に印加され、それらの信号は制御信号発  
 生回路 1505 により発生する。この制御信号発生回路 1505 の具体的な  
 25 回路構成としては、ROM に予め情報を書き込んでおき、clk (クロック  
 信号)、H (水平同期信号)、V (垂直同期信号) などにより決められたタ

イミングで読み出す。この制御信号発生回路 1505 の出力のうち、走査パルス信号を含むものはスキャン・サステインドライバ A 1510 に入力し、走査パルスと維持パルスの高電圧信号に変換して、表示電極 X のうち X ( 4 p + 2 ) に印加する。この電極には、表 1 に従い第 1 フィールドの第 1 の期間と第 2 フィールドの第 3 の期間に印加する。また、制御信号発生回路 1505 の出力で走査パルスを含む他の信号をスキャン・サステインドライバ B に入力し、走査パルスと維持パルスの高電圧信号に変換して、表示電極のうち X ( 4 p + 4 ) に印加する。この電極には第 1 フィールドの第 2 の期間と第 2 フィールドの第 4 の期間に印加する。

また、全書き込みパルス信号、維持パルス信号を含むものは制御信号発生回路 1505 からサステインドライバ A 1508 に入力し、必要な高電圧パルスに変換して表示電極 X のうち X ( 4 p + 1 ) に共通に印加する。この電極には表 1 に従って第 1 フィールドの第 1 の期間と第 2 フィールドの第 4 の期間に印加する。また、全書き込み信号、維持パルス信号を含む他の信号をサステインドライバ B 1509 に入力し、高電圧信号に変換して表示電極 X の X ( 4 p + 3 ) に共通に印加する。この電極には第 1 フィールドの第 2 の期間と第 2 フィールドの第 3 の期間に印加する。また、表示電極 X のうち X ( 4 p + 1 ) には第 1 フィールドの第 2 の期間と第 2 フィールドの第 3 の期間にサステインドライバ A 1508 を介して表示期間に直流電圧を印加する。

また、表示電極 X のうち X ( 4 p + 3 ) には第 1 フィールドの第 1 の期間と第 2 フィールドの第 4 の期間にサステインドライバ B 1509 を介して表示期間に直流電圧を印加する。また、表示電極 X のうち X ( 4 p + 2 ) には第 1 フィールドの第 2 の期間と第 2 フィールドの第 4 の期間にスキャン・サステインドライバ A 1510 を介して全書き込み放電防止パルスと維持パルス放電防止の直流電圧パルスを印加する。また、表示電極 X のうち X ( 4 p + 4 ) には第 1 フィールドの第 1 の期間と第 2 フィールドの第 3 の期間にスキ

ャン・サステインドライバB 1 5 1 1を介して全書き込み放電防止パルスと維持パルス放電防止の直流電圧を印加する。

また、全てのアドレス電極にはアドレスドライバA 1 5 0 6とアドレスドライバB 1 5 0 7を介して全書き込み放電防止パルスと維持パルス放電防止  
5 の直流電圧を印加する。

次に、第16図と第17図を用いて本発明の第6の実施の形態につき説明する。上述の第5の実施の形態と異なる点は、パネル電極の接続で走査パルスを印加する表示用電極の2つを共通に接続している点であり、これにより走査パルスを出力する回路の数を半減できる。

10 第16図はパネルの電極配線を示す図である。走査パルスを印加する表示用電極をここではY 1、Y 2、Y 3…で示し、他方の表示用電極をX 1、X 2、X 3…で示す。このY電極とX電極は1本おきに交互に配置されている。Y 1の表示用電極と対となるX表示用電極はY 1電極に隣接する上下の表示用電極X 1とX 3であり、この対となる表示電極は表示の時間が異なっており同時に表示が行われることはない。これらの関係はY 2、Y 3…についても同様である。ここで、Y 1とY 2、Y 3とY 4、…を共通接続してスキャンIC（走査パルス発生の集積回路）に接続し、さらに維持パルス発生回路であるY回収回路1とY回収回路2に同図に示すように2本のY電極共通ごとに交互に接続する。一方、X電極の方は、維持パルス発生回路であるX回収回路1、X回収回路2、X回収回路3、X回収回路4にX電極の4本毎に  
20 共通に接続する。このような表示用電極の接続状態にすることにより、共通接続されたY 1、Y 2電極の上下の対となるX電極X 1、X 2、X 3電極は全て異なる回路に接続されており、Y 1とY 2の電極に走査のパルスを共通に印加しても、対となるX電極を異なるX回収回路の出力波形制御によって  
25 選択することができる。このような関係はY 3とY 4電極、Y 5とY 6電極、…についても同様である。

第17図は、第16図で示すパネルの表示用電極接続状態で駆動する駆動電圧波形を示している。ここではX1からX5電極、Y1からY5電極までの駆動波形を示し、L1からL9までの表示ラインでL1、L5とL9が選択される状態の一つのサブフィールドの電圧波形である。つまり、第13図の第1フィールドの第1の期間の1つのサブフィールドの駆動状態を示している。ここではアドレス消去型の駆動の例を示す。

10 1 1ライン目であるL1の選択電極では、X1電極にX回収回路1からリセットパルス1700と維持パルス1703を印加する。このX1電極と対を成すY1電極にはリセットパルス1701と走査パルス1702、そして維持パルス1704を印加する。このリセットパルス1700、1701により、前のサブフィールドの放電の有無にかかわらず、X1電極とY1電極の間に弱い放電が生じ、X1電極には電子が、Y1電極にはイオンが壁電荷として形成される。次に、Y1電極の走査パルス1702とA電極のパルス（図示せず）によりA電極とY1電極の間に放電が生じ、該放電がトリ  
15 ガーとなってY1電極とX1電極の間に自己消去放電が生じる。これによって、リセットパルスで生じた壁電荷を消去する（アドレス消去）。次にX1電極とY1電極に維持パルス1703、1704が印加されるが、表示セルには壁電荷が存在しないため、この維持パルスによる発光はない。表示発光させる時は、Y1電極の走査パルスが印加された時にA電極にはパルスを印  
20 加しない。この時はあらかじめリセットパルスで形成された壁電荷が残留することになり、X1電極とY1電極で維持パルスによる発光動作が行われる。

次に、2ライン目の非選択ラインL2では、X2電極にX回収回路2からY1電極に印加される維持パルス1704と同相の維持パルス1705を印加する。維持パルスが同相であることから、L2ラインで誤発光することが  
25 ない。また、L3のラインでは、Y2電極のパルス波形がY1電極のパルス波形と同じであるが、X2電極とY2電極の維持パルスが同相であるために

発光することはない。

次に、L 4 ラインでは、X 3 電極には X 回収回路 3 からリセットパルス 1 7 0 0 と Y 2 電極の維持パルスと同相の維持パルス 1 7 0 5 を印加する。Y 2 電極と X 3 電極とで形成される L 4 ラインは維持パルスが同相なので発光  
5 することはない。

次に、L 5 の選択ラインでは Y 3 電極にリセットパルス 1 7 0 1 と走査パルス 1 7 0 7、それと X 3 電極の維持パルスと逆相の維持パルス 1 7 0 8 を印加する。この Y 3 電極の維持パルスは、Y 1 電極と Y 2 電極の維持パルス発生用 Y 回収回路 1 と異なる Y 回収回路 2 から発生する。このように、X 3  
10 電極と Y 3 電極にはリセットパルスと走査パルス、及び、互いに位相が反対の維持パルスが印加されるので、X 3 電極と Y 3 電極は対をなして選択されたラインとなる。

次に、X 4 電極には、X 回収回路 4 から Y 3 電極及び Y 4 電極と同相の維持パルス 1 7 0 3 を印加し、L 6 と L 7 は非選択ラインとなる。また、X 5  
15 電極には、リセットパルス 1 7 0 0 と、電極 Y 4 と同相の維持パルスとを X 回収回路 1 から印加する。この X 5 電極は X 1 電極と共通に接続されているので、X 1 電極に印加するパルスと同じパルスが印加される。X 5 電極と Y 4 電極で維持パルスの位相が同じであることから、L 8 ラインは非選択ラインとなる。

20 次に、Y 5 電極にはリセットパルス 1 7 0 1 と走査パルス 1 7 0 9 及び X 5 と位相の異なる維持パルス 1 7 0 4 を印加し Y 5 電極と X 5 電極とが対となって選択ラインを構成する。この Y 5 電極の維持パルスは Y 回収回路 1 から発生する。

25 このように、Y 電極の 2 本を共通に接続することによって、スキャン I C の数を半減できる。この場合のラインの選択は、4 つの X 回収回路と 2 つの Y 回収回路の組合せから行うことができる。

次に、第18図と第19図を用いて本発明の第7の実施の形態につき説明する。第5の実施の形態と異なる点は、第1、第2フィールドの第1、第2、第3及び第4の期間で少なくとも1つの期間が他の期間とサブフィールドの配列順番を異なるようにした点である。本発明の表示方法は、4つの期間で表示の時間と表示ラインが異なっているので、この4つの期間でサブフィールドの配列順番が異なることで、時間的、空間的に擬似輪郭を分散させることができる。従って、一つの表示ラインの表示時間が1/2フィールドに詰めてあることに加えて、さらなる擬似輪郭低減が可能である。

第18図は、サブフィールド配列順番を1相目と2相目、3相目と4相目とで異なるようにした例である。複数のサブフィールドは表示期間に印加する維持パルスの変えることにより重み付けをし、それらのサブフィールドの発光を制御することにより、重み付けされた発光パルスの数を変えることにより階調を表現する。今、サブフィールドの数を8つとし、それぞれ1、2、3、4、5、6、7、8と番号を付し、それらのサブフィールドの重み付け（表示時間）の比を1：2：4：8：16：32：64：128とすれば、これらのサブフィールドの発光の組合せから256段階の階調表示が可能である。このサブフィールドの配列順番では最も重みの大きいサブフィールドを中にしてその前後に次第に重みの小さくなる（表示時間の短くなる）順に他のサブフィールドを配する配列が一般に行われている。例えば、サブフィールド配列の順番を1、3、5、7、8、6、4、2の順とする。第18図に示すように、第1フィールドの第1の期間（1相目）ではこの順にサブフィールドを配列するが、第1フィールドの第2の期間（2相目）ではこれと逆の順である2、4、6、8、7、5、3、1の順とする。このように配列することで、1相目と2相目では擬似輪郭妨害の出方が逆になり、お互いに打ち消す状態となって該擬似輪郭妨害が低減される。また、第3相目と第4相目も同様に、サブフィールドの配列順序を互いに逆にすることにより、

第2フィールドで生じる擬似輪郭妨害を低減することができる。

第19図はサブフィールドの配列順番の他の例である。サブフィールドの配列順番として、上記配列の他に、これと同様の効果のある配列として、重みの大きいサブフィールドを配列の両端部に配し、配列の中側に向かうに従って重みが小さくなる順にサブフィールドを配列するものがある。例えば、8、6、4、2、1、3、5、7などである。この配列の中側に向かうにつれて重み付けが次第に小さくなる順にサブフィールドを配列する仕方の配列と、上記重み付けが次第に大きく（重く）なる順にサブフィールドを配列する仕方の配列とを組合わせて4相駆動を行う。第19図で、1相目は1、3、5、7、8、6、4、2の配列、2相目は8、6、4、2、1、3、5、7の配列とする。1相目の配列の場合は擬似輪郭がサブフィールド配列の中側に現れるのに対し、2相目の配列の場合はサブフィールド配列の両端に現れる。従って、1相目の場合の配列と2相目の場合の配列とで擬似輪郭妨害の生じる時間を分散させることにより、擬似輪郭を目立たなくすることができる。3相目の配列は1相目の上記配列とはサブフィールド順序を逆にし、4相目の配列は2相目の上記配列とはサブフィールドの配列順序を逆にする。上記構成により、擬似輪郭を2つのフィールドで分散させることができる。

以上述べた第7の実施の形態では、サブフィールドの重み付けを2進化符号で行った例であるが、本発明はこれに限定されない。例えば、1：2：2：4：4：8：8などのほぼ等しい重み付けのサブフィールドが複数個あるようなサブフィールド構成に対しても本発明は適用される。また、2進符号化された重みのサブフィールドの維持パルス数は、蛍光体の輝度の飽和、アドレス放電の輝度、などにより正確に2進符号に合う値ではなく、ほぼ10%以内の誤差をもって設計されるのが普通であり、この場合も本発明に含まれる。

次に、第20図、第21図、第22図及び表2を用いて本発明の第8の実

施の形態につき説明する。第 5 の実施の形態と異なるのは、第 5 の実施の形態が 2 フィールドで 4 相の表示をするのに対し、本第 8 の実施の形態は 1 フィールドで 3 相の表示を行う点である。パネルは第 5 の実施の形態で説明したものと同一ものを用いる。

- 5      第 20 図を用いて表示状態を説明する。1 フィールドの時間を第 1 の期間、第 2 の期間、第 3 の期間に分ける。第 1 の期間では、表示用電極 X の X ( 3 p + 1 ) と X ( 3 p + 2 ) とを対にして表示ラインを形成し、この電極間で維持パルスによる面放電を生じさせ表示を行う。第 2 の期間では表示用電極 X の X ( 3 p + 2 ) と X ( 3 p + 3 ) との対で表示ラインを形成し、この電  
10    極間で維持パルスによる面放電を生じさせる。第 3 の期間では表示用電極 X の X ( 3 p + 3 ) と X ( 3 p + 4 ) との対で表示ラインを形成し、この電極間で維持パルスによる面放電を生じさせ表示を行う。

- 第 21 図は各相のサブフィールドの形成方法を示す図である。表示用電極 X ( 3 p + 1 ) - X ( 3 p + 2 ) の対の 1 相目のラインでは 1 フィールドの  
15    第 1 の期間に全てのサブフィールドを配置する。表示用電極 X ( 3 p + 2 ) - X ( 3 p + 3 ) の対の 2 相目のラインでは 1 フィールドの第 2 の期間に全てのサブフィールドを配置する。表示用電極 X ( 3 p + 3 ) - X ( 3 p + 4 ) の対の 3 相目のラインでは 1 フィールドの第 3 の期間に全てのサブフィールドを配置する。このように各相のサブフィールドが 1 フィールドのほぼ 1 /  
20    3 の期間に詰めて配置されているので、疑似輪郭妨害の発生をほとんど抑えることができる。各相の複数のサブフィールドは表示期間が重み付けされており、各サブフィールドにはアドレス期間と表示の期間で構成されていることは第 5 の実施の形態の場合と同じである。

- 第 22 図は表示用電極 X とアドレス電極に印加する電圧のうち、第 1 の期  
25    間の 1 つ目のサブフィールドについて示したものである。表示用電極 X ( 3 p + 1 ) には全書き込みパルス 400、バイアスパルス 404、維持パルス



- 402を含む電圧VX5を印加する。表示電極X(3p+2)にはバイアス403に重畳された走査パルス401と維持パルス403を含む電圧VX6を印加する。この表示用電極X(3p+1)とX(3P+2)とで表示ラインを形成し、維持パルス402と403とで表示の面放電を生じる。一方、
- 5 表示ライン間の電極X(3P+3)には、全書き込み放電防止パルス1407と維持パルス放電防止直流電圧1408を含む電圧VX7を印加する。アドレス電極には全書き込み放電防止パルス1409、アドレスパルス405、維持パルス放電防止直流電圧1411を含む電圧VAを印加する。これら電圧VX5、VX6、VX7の各パルスの役割は上記第5の実施の形態で述べた第14図のVX1、VX2、VX4と同じである。しかし、全サブフィールドの期間が該第5の実施の形態の場合は1/2フィールドであったのに対し、この第8の実施の形態の場合は1/3フィールドとなっている。このため、第8の実施の形態の場合は、各サブフィールドの維持パルスの数は第5の実施例の場合よりも少なくなる場合がある。
- 15 表2は表示用電極Xの14本について第1、第2、第3の期間に印加する電圧を示す。

表2

		第1の期間	第2の期間	第3の期間
20	X(1)	VX5	VX7	VX5
	X(2)	VX6	VX6	VX7
	X(3)	VX7	VX5	VX5
	X(4)	VX6	VX7	VX6
	X(5)	VX5	VX5	VX7
25	X(6)	VX7	VX6	VX6
	X(7)	VX5	VX7	VX5

	X ( 8 )	V X 6	V X 6	V X 7
	X ( 9 )	V X 7	V X 5	V X 5
	X (10)	V X 6	V X 7	V X 6
	X (11)	V X 5	V X 5	V X 7
5	X (12)	V X 7	V X 6	V X 6
	X (13)	V X 5	V X 7	V X 5

次に、第 2 3 図～第 2 6 図を用いて第 9 の実施の形態を説明する。

第 2 3 図は、本発明のプラズマディスプレイパネルとその電極駆動回路の構成を示したものである。プラズマディスプレイパネル 1 0 0 は対となる表示電極 X と Y とが交互に平行に配線され、それに交差する方向にアドレス電極 A が配線されている。表示電極対 X - Y は高精細パネルであるため 1 0 2 4 対あり、アドレス電極はパネルの上から下まで共通に 3 0 7 2 本（3 本で 1 画素を構成し水平 1 0 2 4 画素）ある。Y 電極には走査パルスを印加するため、各電極にはスキャン I C が接続されているが、パネルの上下でスキャン I C が分かれており、Y 1 から Y 5 1 2 まででスキャン I C は 1 つのグループ 2 3 0 0 を成し、Y 5 1 3 から Y 1 0 2 4 までのスキャン I C で 2 つ目のグループ 2 3 0 1 を成す。各々のスキャン I C のグループには表示維持パルスを印加するための Y 電力回収回路 1（2 3 0 2）と Y 電力回収回路 2（2 3 0 3）が接続されている。一方、X 電極の駆動回路は、X 1 から X 5 1 2 まで共通に表示維持パルスを印加するための X 電力回収回路 1（2 3 0 4）と、X 5 1 3 から X 1 0 2 4 まで共通に X 電力回収回路 2（2 3 0 5）が接続されている。また、アドレス電極 A には情報に応じたアドレスパルスを印加するためのアドレス I C が個々に接続されている。

第 2 4 図は本発明のプラズマディスプレイパネルの駆動構成例を示す図である。表示電極対 X - Y で構成される表示ラインを 1 ラインから 5 1 2 ライ

ンまでのグループと5 1 3ラインから1 0 2 4ラインまでのグループの2つの領域に分割する。各々のグループでは同一時刻のリセット期間、休止期間、アドレス期間、表示期間で1サブフィールドを構成し、異なるグループではそれぞれの期間が時間的にずれている。ここで本発明の特徴は、パネル上部のグループでアドレス操作（アドレス期間）をしている間にパネル下部のグループで表示維持操作（表示期間）をすることである。このように、パネルの上下部でアドレス操作と表示維持操作を同時刻に行うことにより、時間利用率を上げることができて、多サブフィールドの表示と多くの維持パルスの印加を実現でき、擬似輪郭改善と高輝度表示とが可能となる。

次に、第24図を用いて具体的なパネルの駆動方法を説明する。第24図のパネルの上部の1ラインから5 1 2ラインまでの第1サブフィールド（SF1）ではまず、アドレス準備のパルスを印加するリセット期間がある。ここでは、前のフィールドの最後のサブフィールドで形成された壁電荷を消去すると共に、上部パネルの全面にわたり一旦放電させ（全面書き込みと全面消去）、パネル内の放電セルに一部の空間電荷を残し（残留空間電荷）次のアドレス期間の放電を低電圧で容易に駆動できるようにする。パネル上部の駆動でリセット期間の後にはわずかの休止期間が設けてある。この休止期間は、アドレス期間がパネルの上部と下部とで重ならないようにするためのものである。パネル上部のアドレス期間では1ラインから5 1 2ラインまで走査パルスを印加して走査する。パネル下部のアドレス期間では5 1 3ラインから1 0 2 4ラインまで走査パルスを印加して走査する。アドレス期間の走査で、パネル上下部において境界部分近くで走査が行われると、一旦そこで休止期間を設けるようにする。この休止期間はリセット期間と同時刻となるようにし、パネル上部の境界に近いところの走査はパネル下部のリセット期間終了後となるようにする。これは、パネル上部の境界部でパネル下部がリセット放電を行うと、パネル上部の境界ラインで壁電荷が乱されるので、こ

れを防ぐべく、パネル下部のリセット放電の後にパネル上部の境界のラインのアドレス放電することにより確実に壁電荷を形成するようにする。パネル上部ではアドレス期間の後に表示期間を設け、表示維持パルス印加してアドレス期間で形成された壁電荷のある放電セルのみ表示動作させる。一方、

5 パネル下部の駆動では、第1サブフィールドのリセット期間はパネル上部の休止期間に重なり、リセット期間の直後はパネル上部のアドレス期間の一部があることから休止期間となり、その後のアドレス期間で1024ラインから513ラインまでパネルの下方から上方に向かって走査する。パネル下部ではこのように走査の方向が、パネル上部とは逆の方向となるが、こうすることにより、

10 パネル下部のパネル境界部の走査動作をパネル上部のリセット期間終了後とすることができる。パネル下部の走査は境界部に近づくと休止期間を設け、その間にパネル上部でリセット操作を行う。パネル下部の走査が終了すると、表示期間で表示維持パルス印加して表示を行う。

ここで、パネル上部の第2のサブフィールド(SF2)のように表示期間

15 が長い場合には、パネル下部のアドレス期間の間にある休止期間は、パネル上部の表示期間とリセット期間が終了するまで続くように長くする。

第25図と第26図は、2行同じ表示を行う走査方法例を示す図である。第25図はパネル上部の走査方法例、第26図はパネル下部の走査方法例を示す。第25図のパネル上部では、第1フィールドにY1とY2、Y3とY

20 4、…Y511とY512に同時に走査パルス印加する。これにより、1ラインと2ライン、3ラインと4ライン、…511ラインと512ラインとが同じ表示となる。テレビジョン信号はインタレースされた信号であるので、このように、1ラインおきの信号で2ライン表示する。第2フィールドでは

25 第1フィールドの2ライン同時表示の間を縫うように、Y2とY3、Y4とY5、…Y510とY511、Y512のラインを同時にスキャンパルス印加し、2ラインと3ライン、4ラインと5ライン…を同じ表示とする。こ

うすることにより、表示画像の品質が向上する。第26図にはパネル下部の走査方法を示す。走査の方向は1024ラインから513ラインに向かい、Y1024とY1023、…Y514とY513に同時の走査パルスを印加する。また、第2フィールドでは、Y1024、Y1023とY1022、…Y515とY514、Y513に同時の走査パルスを印加する。

ここで、従来例と本発明とにつき時間利用割合を比較してみる。従来例、本発明とも、表示ライン数1024ライン、2行で同じ表示を行うとし、かつ、アドレス周期（スキャンパルス幅）を2 $\mu$ sとする。表3は従来例と本発明の1フィールドの時間の利用割合を比較したものである。

表3

項目	本発明	従来例
サブフィールド数	12	12
アドレス周期（ $\mu$ s）	2	2
リセット期間（ms）	1.9	1.9
アドレス期間（ms）	6.1	12.2
表示期間（ms）	4.3	2.5
休止期間（ms）	1.9	0
待ち期間（ms）	2.4	0

上記結果は、いずれの場合も12サブフィールドの表示期間比を1:2:4:8:16:32:32:32:32:32:32:32として計算した。また、待ち時間とは本発明の表示期間終了からリセット期間までの間の時間をいい、これはパネルの上、下部でアドレス期間が重ならないように調整する時間帯である。上記表から明らかなように、本発明の場合は、従来例の場合に比べ、表示期間が約1.7倍と長くなるので、その分表示維持パルスを

数多く印加できる。このため、本発明は従来例に比べて1.7倍の明るさが得られる。

次に、第27図と第28図を用いて第10の実施の形態につき説明する。

第27図は、パネルの上下両部の境界部分に放電セル間の電荷の移動を遮る横リブ2700を設けた構成例を示す。パネルの上部及び下部の境界部分のクロストークを防止するために、第9の実施の形態では各サブフィールドに休止期間を設け、また境界部分のラインの走査がリセット期間終了後となるようにパネルの下部では走査方向を逆とした。それに対し、第10の実施の形態ではパネル境界部に横リブを設けて放電セル間のクロストークを防止しているため、休止期間と逆走査する必要がなくなる。休止期間をなくせるため、それだけ表示期間を長くとれ、より多くの表示維持パルスを印加できる。このため、上記第9の実施の形態の場合よりもさらに表示を明るくすることができる。

第28図はパネル境界部に横リブを設けたパネルの駆動方法例を示す図である。第24図と異なる点は、リセット期間後の休止期間、アドレス期間の途中の休止期間が除かれたことと、パネルの下部における走査方向が513ラインから1024ラインに向かう方向となっていることである。この場合も2行同じ表示を行い、その走査パルスの印加方法は第25図における場合と同じである。第26図は第9の実施の形態の逆走査を示しているが、第10の実施の形態ではその必要はない。

次に、第11の実施の形態を説明する。

第9の実施の形態、第10の実施の形態では、パネルを上部と下部とに分割し、表示期間とアドレス期間とがパネルの上、下両部で時間的に重畳していた。この駆動方法では、アドレス電極はパネルの上下で共通に配線されているため、パネルの上部で表示維持パルスが印加されると、アドレス電極とX-Y表示電極との間の容量結合により、アドレスパルスに維持パルスの漏

れ電圧が生じることがある。そのような場合に、アドレス操作に誤動作を生  
じる可能性がある。この第11の実施の形態ではそのような誤動作の生じな  
いパルスの印加方法を示す。第29図(a)はX-Y表示電極の表示維持パ  
ルスの波形とアドレスパルスの波形を示した図である。X-Y表示電極とア  
5 ドレス電極とが容量結合している場合には維持パルスの電圧の遷移期間にそ  
の漏れ電圧2900がアドレス電極に生じる。この場合、漏れ電圧はノイズ  
となるが、このノイズを生じる時間をアドレスパルスの電圧ホールド期間と  
なるように、維持パルスとアドレスパルスの位相を調整する。第29図(b)  
は代表的なアドレス電極駆動回路を示し、一般にプッシュプル型である。ア  
10 ドレスパルスは情報に応じてパルスがあったりなかったりするが、パルスを  
印加する時にはその遷移期間がある。この遷移期間は上のFET2903あ  
るいは下のFET2904がオンし始める時であり、その時には回路の出力  
インピーダンスは大きな値となる。そのような時にX-Y電極から容量結合  
の漏れ電圧が入るとアドレス電極に生じるノイズが大きくなる。FET29  
15 03あるいはFET2904が十分にオンしている時に漏れ電圧が生じると、  
それはFET2903あるいは寄生ダイオード2901、またはFET29  
04あるいは寄生ダイオード2902と通って漏れ電圧が電源の方に流れて  
行き、アドレス電極に生じるノイズが小さくなる。このように、X-Y電極  
に印加する表示維持パルスの遷移期間をアドレスパルスのホールド期間とす  
20 ることで、誤動作のないアドレス操作を行うことができる。この方法は、ア  
ドレスパルスの周期と維持パルスの周期とが整数比の関係の時に、アドレ  
スパルスまたは維持パルスの位相を調整することによって実現できる。

次に、本発明の第12の実施の形態を第30図～第33図を用いて詳細に  
説明する。

25 第31図は従来のアドレス放電の状態を示す。パルス幅 $t_s$ の走査パルス  
3104とアドレスパルス3106がY電極とA電極に印加されると、 $t_d$

の時間遅れでアドレス電極とY電極の間で放電が生じ、アドレス電極はで電  
流3103が流出し、Y電極には電流3102が流入する。この放電をトリ  
ガーとしてその直後にX電極とY電極の間で放電が生じてX電極では電流3  
100が流出し、Y電極では電流3101が流入する。X電極とY電極は誘  
5 電体で覆われているため、放電によって壁電荷を形成し、印加電圧と壁電荷  
により生じる電圧の和である実質的な電圧が放電維持電圧よりも低くなると  
放電は停止する。それが $t_m$ で示される時間で、この一連のアドレス放電は  
走査パルスが印加されている間に行われる。従って、 $t_m \leq t_s$ の関係があ  
る。このアドレス放電が終了するまでの時間 $t_m$ は、放電セルのサイズ、N  
10 e-Xeガスの混合比、ガス圧力、電極の幅、MgO膜の特性など、パネル  
の構造によるところが大きく、現在のパネル製造技術では $t_m$ の時間は1  $\mu$   
s以上の時間を要する。

第30図は、走査電極であるY電極に印加する走査パルスの波形例、及び  
各電極の放電電流の波形例を示す。走査パルスの幅 $t_s$ がアドレス放電の終  
15 了までの時間 $t_m$ よりも短くすることが特徴である。Y電極に走査パルス3  
000とアドレス電極にアドレスパルス3006を印加すると、放電時間遅  
れ $t_d$ を経た後にアドレス電極とY電極の間に放電が生じ、アドレス電極に  
は流出電流3005が、Y電極には流入電流3004が流れる。このアドレ  
ス電極とY電極の間の放電がトリガーとなって、X電極とY電極の間で放電  
20 が生じ、X電極には流出電流3007が、Y電極には流入電流3008が流  
れる。このX電極とY電極の放電が行われている間に、走査電極のY電極に  
印加されている走査パルスが終了し電圧が立ち上がる。その時にはX電極と  
Y電極の間の放電は弱くなって放電電流が減少するが、走査パルス直後のY  
電極に印加される電圧3001がX電極とY電極の間の放電を持続する。そ  
25 の時には走査パルスが終了してもX電極とY電極の間の放電が持続してX電  
極には引き続き放電電流3002が、またY電極には放電電流3003が流



れる。この持続放電電流 3002、3003により、X電極とY電極に十分な壁電荷がメモリ媒体として形成される。この持続放電電流 3002、3003は、X電極に印加される電圧とY電極に印加される電圧 3001で形成される電界と、X電極とY電極に形成される壁電荷による電界との和が放電維持電圧以下となると放電は終了する。

アドレス電極には異なる表示ラインの情報のパルス 3009も印加されるが、アドレス電極のパルス 3009の電圧とY電極の走査パルス後の電圧 3001との間では放電は生じない。それは、走査パルスの電圧とアドレスパルスの間で放電が生じてても、走査パルス後の電圧 3001とアドレスパルスの電圧との間では放電が生じないように該電圧 3001を設定するためである。また、X電極とY電極の間でアドレス放電の持続放電が生じるように該電圧 3001の値を設定する。この両方の条件を満たす電圧値は設定可能であり、それは持続放電が続く電圧値と放電開始電圧値との間の差が数十V～百V程度あるからである。また、持続放電を行うのはX電極とY電極の間においてであり、現状のパネル特性ではこの両電極間の放電維持電圧は、アドレス電極とY電極の間の場合よりも低い。

第32図は本発明の装置のX電極、Y電極、A電極（アドレス電極）の駆動電圧波形例を示したものである。X電極のリセットパルス 400を印加した後、アドレス期間にはX電極にバイアスパルス 404を印加し、走査電極であるY電極には走査パルス 3200とアドレス放電が持続する電圧 3201を印加する。この例では電圧 3201はアドレス期間全てに印加する。A電極には情報に応じたアドレスパルス 405を印加し、アドレスパルス 405と走査パルス 3200が重なった時にアドレス電極とY電極の間で放電が生じ、それをトリガーとしてX電極とY電極の間で放電が生じ、その放電は走査パルス 3200が終了後にも電圧 3201により持続放電として続く。アドレス期間の後の表示期間ではX電極とY電極の間に交互の維持パルス 4

02、403を印加し、アドレス期間でアドレス放電が行われ壁電荷が形成された放電セルのみを表示発光させる。

第33図はアドレス期間のY電極に印加する走査パルス及び電圧波形の他の例である。Y<sub>n</sub>電極（Yのn番目の電極）を、接地電圧3303から、アドレス期間にアドレス放電が持続しない電圧3300に設定し、走査パルス3301を印加し終了直後にアドレス放電が持続する電圧3302に設定する。この電圧3302はアドレス放電の持続放電が十分に終了する時点まで印加し、その後は持続放電のしないの電圧3300のレベルまで上げる。アドレス期間終了後には再び接地電圧3303に戻し、その後の表示期間では維持パルスを印加する。このアドレス放電が持続する電圧3302はY<sub>n</sub>+1の電極では走査パルスと同様に順次印加時間が遅れて行く。このように、持続放電しない電圧3300のレベルを設けることにより、アドレス電極のアドレスパルスとの間の誤放電を防ぐことができる。

このように、アドレス放電が終了する前に走査パルスを終了させ、その後持続放電させることにより、走査パルスの幅を狭めることができる。この場合、この走査パルスの幅は、アドレス電極とY電極の間の放電がトリガーとなってX電極とY電極の間に放電を開始した後に該走査パルスが立ち上がる値とする。アドレス電極とY電極の間の放電の遅れは約0.5μs程度であり、X電極とY電極の間の放電への移行は瞬時に行われるため、走査パルスの幅は0.5μs～1.0μsの値に設定することができる。走査パルス幅を例えば0.75μsにすると、表示ライン数1000本以上のHDTVプラズマテレビで1サブフィールドのアドレス期間は0.75msとなり、1つのサブフィールドのアドレス期間は、リセット期間150μsを入れて900μs（=150μs+0.75μs×1000）になる。12サブフィールド駆動の時の全部のアドレス期間を加えたものは10.8ms（=900μs×12）となり、表示期間は1フィールドで、5.9ms（=16.

7 m s - 1 0 . 8 m s ) とれることになる。この結果、維持パルスの周期を 6 . 0  $\mu$  s とすれば 1 フィールドの維持パルス数は 9 8 0 個程度 ( 5 . 9 m s  $\div$  6 . 0  $\mu$  s ) となり、従来に比べ 2 倍以上の維持パルス数を印加できることになり、輝度が大幅に向上する。

5 本発明によれば、

( 1 ) 高精細のプラズマディスプレイパネルの駆動で、2 ラインを同相の走査パルスを印加して同じ表示をし、第 1 のフィールドと第 2 のフィールドで 1 ラインずらせることでインタレース表示することにより、高輝度で多サブフィールド表示ができることから、擬似輪郭対策の十分に行われた高階調表示ができる。

( 2 ) 隣接する平行な表示用電極の間の全てで表示セル ( ライン ) を形成し、表示ラインを 3 つ以上の多相に分割し、各相の表示時間を 1 フィールド内で分けることにより、高精細なパネルで擬似輪郭の少ない高画質のプラズマディスプレイ装置が得られる。

( 3 ) パネルの上下でアドレス期間と表示期間とが重なる駆動をするので、時間の利用率が良く、表示維持パルスを多く印加できることから、高輝度の表示ができるという効果がある。また、アドレス電極がパネルの上下で共通に配線されていることから、アドレス電極駆動回路の数を少なくでき、低コストの装置が得られる。

( 4 ) アドレス放電を走査パルス終了後の Y 電極と X 電極の間の電圧で持続放電させることにより、走査パルスの幅を狭くすることができるので、H D T V のような高精細のプラズマディスプレイ装置で擬似輪郭防止対策した高階調駆動で、高輝度の表示が可能となる。

## 25 産業上の利用可能性

以上のように、本発明にかかる表示技術は、プラズマディスプレイ装置、

テレビ、パソコン用ディスプレイ装置、ゲーム機用ディスプレイ装置等に有用であり、特に大画面テレビ、高精細テレビ（H D T V）等ライン本数の多い画面を表示する表示装置に適している。

## 請求の範囲

1. 表示ラインに画像信号に基づくアドレス操作をして画像表示する表示装置において、

5 1 フレームを構成する第1のフィールドで複数の第1の表示ラインに同相の走査パルス印加し、第2のフィールドで複数の第2の表示ラインに同相の走査パルス印加してアドレス操作を行うようにしたことを特徴とする表示装置。

2. 互いに平行に対状に配され1表示ラインを形成するX電極とY電極と、  
10 該両電極に対し離間して交差するように配されたアドレス電極とをそれぞれ複数備える表示装置において、

1 フレームを構成する第1のフィールドで複数の第1の表示ラインのX電極に同相の走査パルス印加し、第2のフィールドで複数の第2の表示ラインのY電極に同相の走査パルス印加してアドレス操作を行い画像表示する  
15 ようにしたことを特徴とする表示装置。

3. 互いに平行に対状に配され1表示ラインを形成するX電極とY電極と、  
該両電極に対し離間して交差するように配されたアドレス電極とをそれぞれ複数備える表示装置において、

1 フレームを構成する第1のフィールドで隣接する複数の第1の表示ラインに同相の走査パルス印加し、第2のフィールドで隣接する複数の第2の表示ラインに同相の走査パルス印加してアドレス操作を行い画像表示をする  
20 ようにしたことを特徴とする表示装置。

4. 互いに平行に対状に配され1表示ラインを形成するX電極とY電極と、  
該両電極に対し離間して交差するように配されたアドレス電極とをそれぞれ  
25 複数備える表示装置において、

隣接表示ラインで上記X電極とY電極が順序を逆転して配され、

1 フレームを構成する第1のフィールドで隣接する複数の第1の表示ラインのX電極に同相の走査パルスを印加し、第2のフィールドで隣接する複数の第2の表示ラインのY電極に同相の走査パルスを印加してアドレス操作を行い画像表示するようにしたことを特徴とする表示装置。

5 5. 上記第1のフィールドと第2のフィールドに印加するアドレスパルスの電圧値が異なることを特徴とする請求の範囲第1項、第2項、第3項または第4項に記載の表示装置。

6. 平行な表示用電極 $X(i)$  ( $i = 1 \sim n$  ( $n \cdots$  正数)、 $i$  番目の電極)と、該表示用電極 $X(i)$  に対し離間して交差するアドレス電極 $A(j)$  ( $j = 1 \sim k$  ( $k \cdots$  正数)、 $j$  番目の電極)とを備えた画像表示装置において、

10 第1フィールドの第1の期間で、表示用電極 $X(4p+1)$  と表示用電極 $X(4p+2)$  ( $p \cdots 0$  を含む正数) で発光表示を行い、

第1フィールドの第2の期間で、表示用電極 $X(4p+3)$  と表示用電極 $X(4p+4)$  で発光表示を行い、

15 第2フィールドの第3の期間で、表示用電極 $X(4p+2)$  と表示用電極 $X(4p+3)$  で発光表示を行い、

第2フィールドの第4の期間で、表示用電極 $(4p+4)$  と表示用電極 $X(4p+5)$  で発光表示を行うことを特徴とする表示装置。

7. 上記第1、第2、第3及び第4の期間がそれぞれ複数のサブフィールドに分割され、該サブフィールドは、表示用電極 $X$  の対の少なくとも1つの表示用電極に走査パルスを印加してアドレス電極 $A$  との間に画像情報に応じた書き込み放電を行うアドレス期間と、該アドレス期間で生じた残留壁電荷により放電を維持する表示期間とを含むことを特徴とする請求の範囲第6項記載の表示装置。

25 8. 上記第1、第2、第3及び第4の期間内に形成される複数のサブフィールドの配列順番が、該第1、第2、第3、及び第4の期間のうちの少なくとも

10. 上記走査パルスを印加する表示用電極の少なくとも2つが共通接続され、該表示用電極に隣接した表示用電極が異なる波形の出力で駆動されることを特徴とする請求の範囲第7項記載の表示装置。

フィールドの第1の期間において、表示用電極X(3p+1)と表示用電極X(3p+2)(p…0を含む正数)とが対となり、該対の表示用電極で表示放電を行い、

フィールドの第3の期間において、表示用電極X（3 p + 3）と表示用電極X（3 p + 4）とが対となり、該対の表示用電極で表示放電を行うことを特徴とする表示装置。

該表示画面を構成するパネルの第1のパネル部と、第2のパネル部とで共通にアドレス電極を配置し、

該第 1 のパネル部の表示電極対の片方を順次走査すると共に、該片方の表示電極とアドレス電極との間に選択用パルスを印加することによって、該第 1 のパネル部の全ての該放電セルを順次アドレス操作し、該アドレス操作された該放電セルの該第 1 のパネル部の全ての該表示電極対に同時に交番維持  
5 パルスを印加することによって表示維持操作をし、

該第 2 のパネル部の表示電極対の片方を順次走査すると共に、該片方の表示電極とアドレス電極との間に選択用パルスを印加することによって、該第 2 のパネル部の全ての該放電セルを順次アドレス操作し、該アドレス操作された該放電セルの該第 2 のパネル部の全ての該表示電極対に同時に交番維持  
10 パルスを印加することによって表示維持操作をし、

該第 1 のパネル部のアドレス操作と該第 2 のパネル部の表示維持操作とが同時刻となる時間帯を有することを特徴とする表示装置。

13. 上記第 1、第 2 のパネル部の該アドレス操作に先立って、アドレス準備のパルスを印加するリセット期間を有し、該第 2 のパネル部のリセット期間と同時刻に該第 1 のパネル部のアドレス操作を中断する休止期間を有することを特徴とする請求の範囲第 12 項記載の表示装置。  
15

14. 上記第 1、第 2 のパネル部の片方の表示電極の走査を、該第 1、第 2 のパネル部の境界に近づく方向に順次走査を行い、該第 1 のパネル部の該境界付近の走査の時刻が、該第 2 のパネル部のリセット期間終了後となることを特徴とする請求の範囲第 13 項記載の表示装置。  
20

15. 上記第 1、第 2 のパネル部の走査を、第 1 のフィールドでは隣接する 2 つの該表示電極対のそれぞれの片方の表示電極に同時刻の走査パルスを印加して 2 行の同じ表示を行い、第 2 のフィールドでは上記隣接する 2 つの該表示電極対とは異なる組合せの隣接する 2 つの該表示電極対のそれぞれの片  
25 方の表示電極に同時刻の走査パルスを印加して 2 行の同じ表示を行うことを特徴とする請求の範囲第 12 項記載の表示装置。



16. 上記第1のパネル部と第2のパネル部の境界に、境界付近の該第1と第2のパネル部の該放電セル間で生じる放電電荷の移動をさえぎるリブを形成したことを特徴とする請求の範囲第12項記載の表示装置。

17. 上記第1のパネル部のアドレス操作でアドレス電極に印加するアドレスパルスの電圧ホールド期間内に、上記第2のパネル部の表示維持操作で表示電極対に印加する交番維持パルスの電圧遷移期間が含まれるようにしたことを特徴とする請求の範囲第12項記載の表示装置。

18. 少なくとも複数の平行な走査電極と該走査電極に離間的に交差する複数の平行なアドレス電極を有し、該走査電極と該アドレス電極の交点で放電セルを形成し、該放電セルをマトリクス状に配置して成る表示装置において、  
該走査電極に走査パルスを印加してライン選択し該アドレス電極に情報に応じたアドレスパルスを印加して、該走査パルスと該アドレスパルスによって生じるアドレス放電を生じさせて書き込みを行うアドレス操作で、該走査パルスの印加終了後に該アドレス放電が持続するような電圧を、該走査パルス終了直後に走査電極に印加することを特徴とする表示装置。

19. 上記アドレス放電が持続するような電圧が、上記アドレスパルスの電圧とによって上記走査電極と上記アドレス電極の間で放電が生じないような電圧値であることを特徴とする請求の範囲第18項記載の表示装置。

20. 表示ラインに信号に基づいたアドレス操作をして画像表示する表示装置において、

1 フレームを構成する第1のフィールドで複数の第1の表示ラインに同一情報でアドレス操作し、第2のフィールドで複数の第2の表示ラインに同一情報でアドレス操作を行うことを特徴とする表示装置。

21. 表示ラインに信号に基づいたアドレス操作をして画像表示する画像表示方法において、

1 フレームを構成する第1のフィールドで複数の第1の表示ラインに同相

の走査パルスを印加した後、第2のフィールドで複数の第2の表示ラインに同相の走査パルスを印加してアドレス操作を行うことを特徴とする画像表示方法。

22. 表示ラインに信号に基づいたアドレス操作をして画像表示する画像表示方法において、

1 フレームを構成する第1のフィールドで複数の第1の表示ラインに同一情報でアドレス操作した後、第2のフィールドで複数の第2の表示ラインに同一情報でアドレス操作を行うことを特徴とする画像表示方法。

23. 複数の表示ラインを用いて画像表示する画像表示方法において、  
10 上記複数の表示ラインの表示を、1フレームを3つ以上に分けた複数の時間帯に分散させて画像表示することを特徴とする画像表示方法。

24. 対をなし表示ラインを構成する表示電極と該表示電極に交差するアドレス電極とをそれぞれ複数個有して成るパネル部を備えた表示装置において、

第1のパネル部と第2のパネル部に共通に接続されたアドレス電極を有し、  
15 表示動作時、該第1のパネル部におけるサブフィールドのアドレス期間と該第2のパネル部におけるサブフィールドの表示期間とが重なるようにされることを特徴とする表示装置。

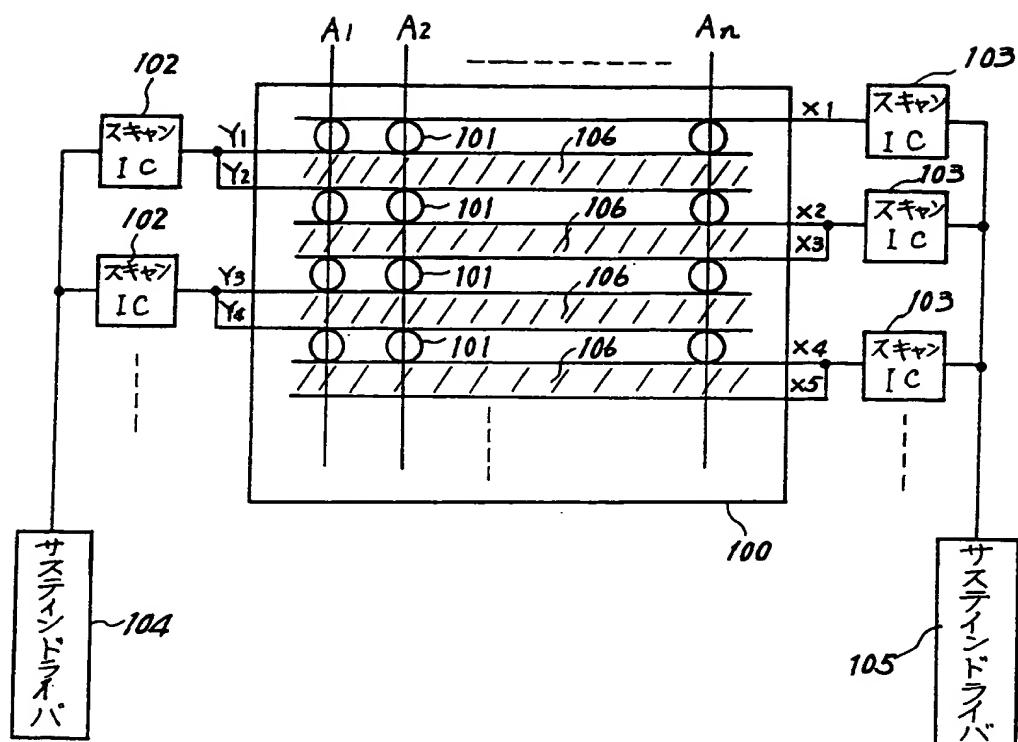
25. 対をなして表示ラインを構成する第1、第2の表示電極と該両表示電極に交差するアドレス電極とをそれぞれ複数個備えた表示装置において、

20 複数の表示ラインの上記第1の表示電極に同相の走査パルスを印加し同じアドレス操作を行う手段と、上記第2の表示電極の複数個を互いに異なる駆動パルスで駆動する駆動部と、を備えた構成を特徴とする表示装置。

26. 上記駆動パルスは、上記第2の表示電極間で互いに位相が異なっている請求の範囲第25項に記載の表示装置。

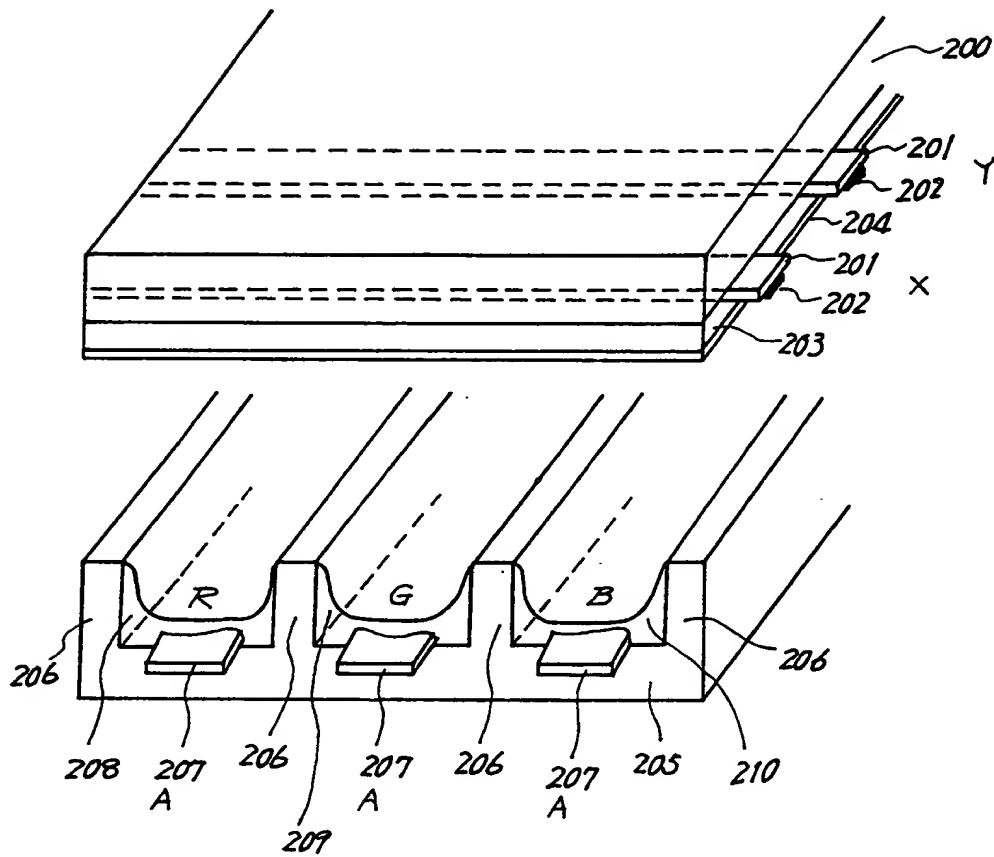
25 27. 上記表示装置は、プラズマディスプレイ装置である請求の範囲第1項～第20項、第24項～第26項のいずれかに記載の表示装置。

## 第 1 図



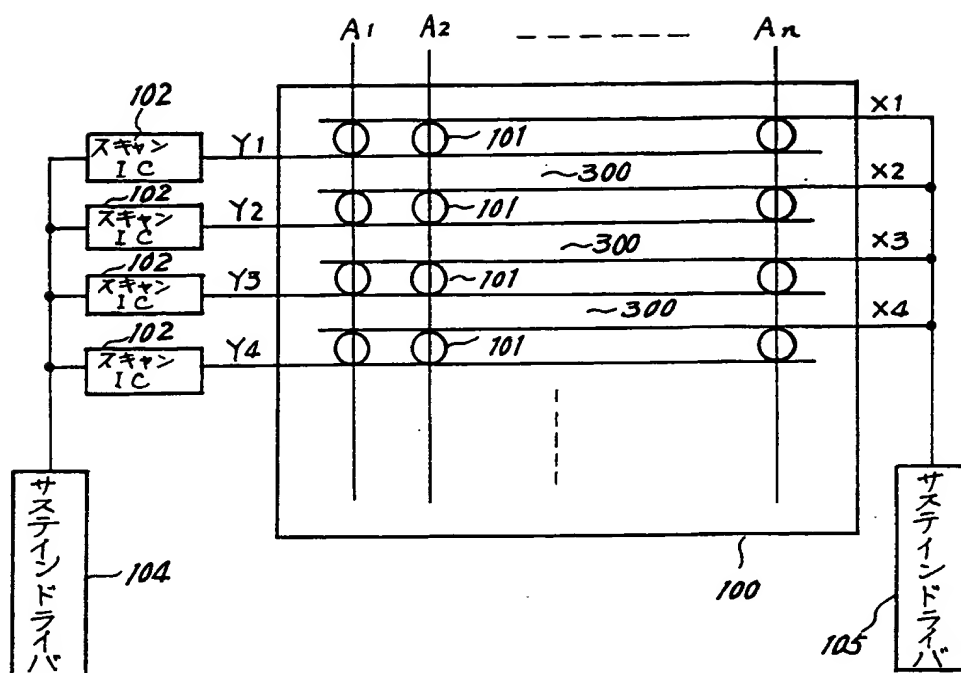
**THIS PAGE BLANK (USPTO)**

第 2 図



**THIS PAGE BLANK (USPTO)**

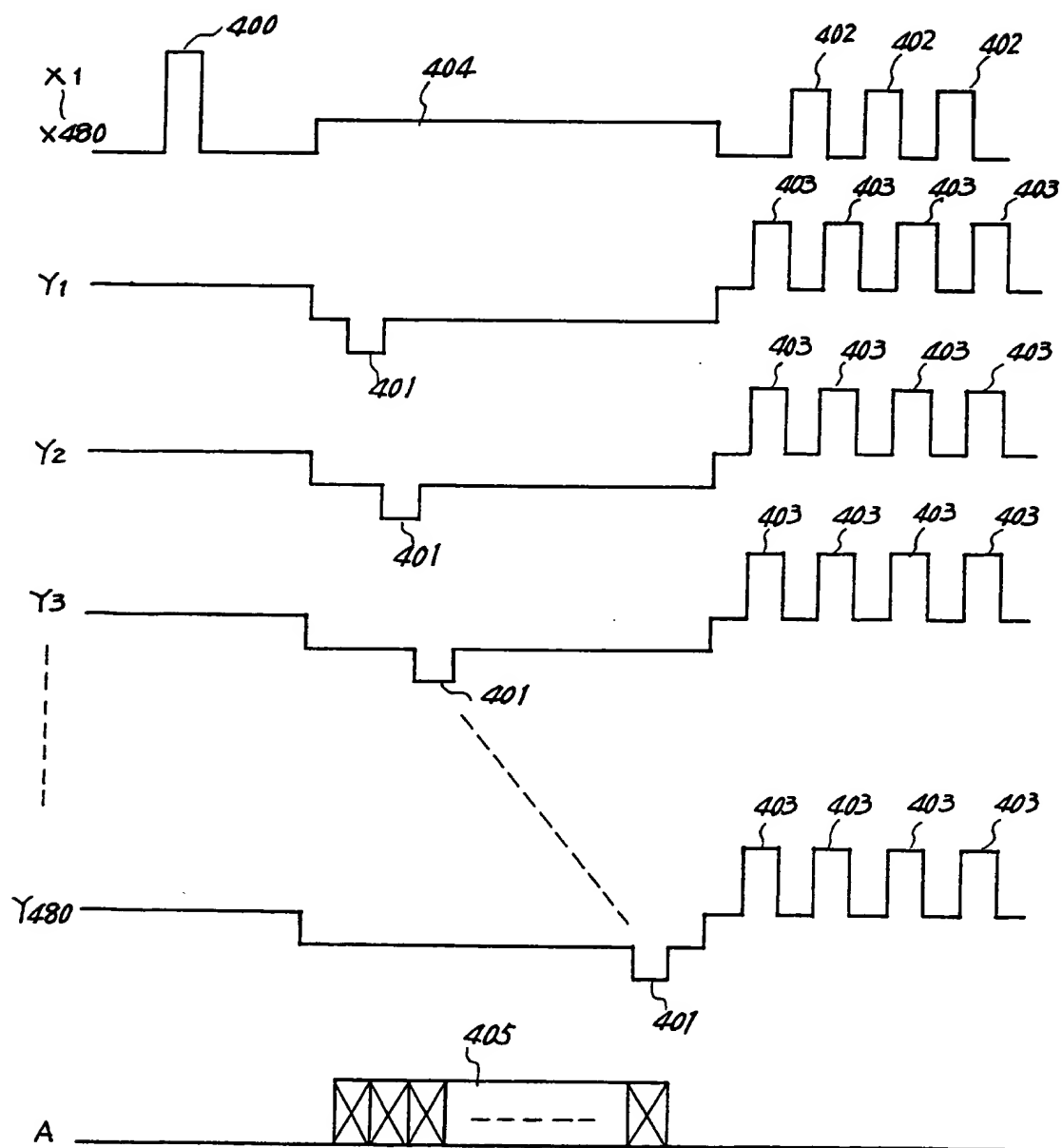
## 第 3 図



**THIS PAGE BLANK (USPTO)**

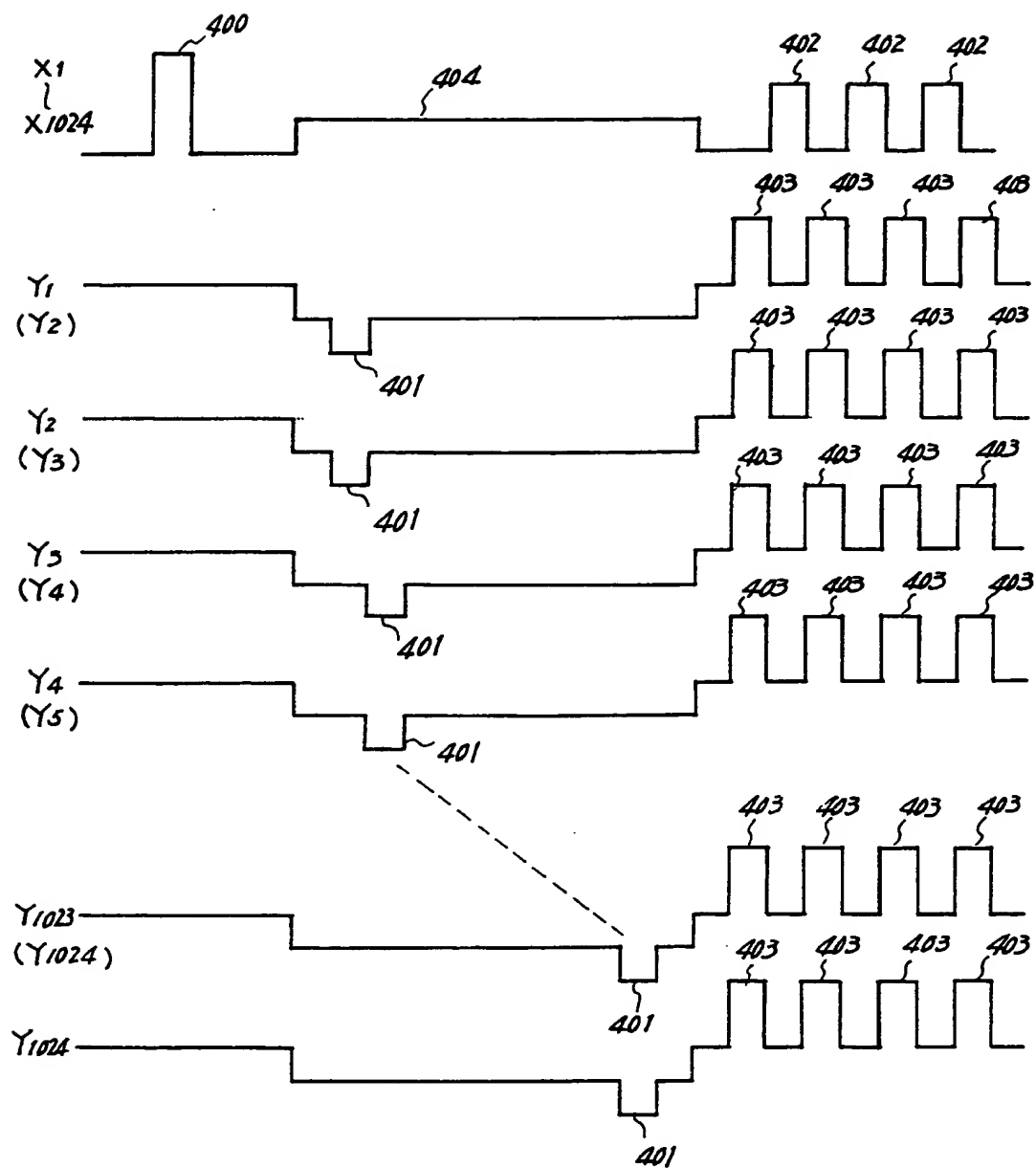


## 第 4 図



**THIS PAGE BLANK (USPTO)**

## 第 5 図

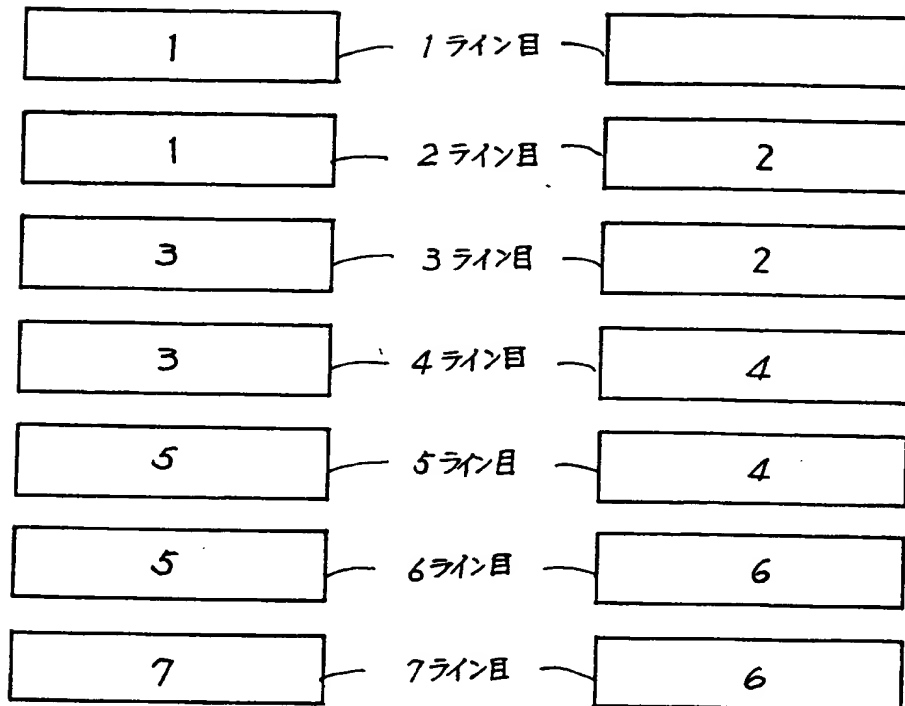


**THIS PAGE BLANK (USPTO)**

## 第 6 図

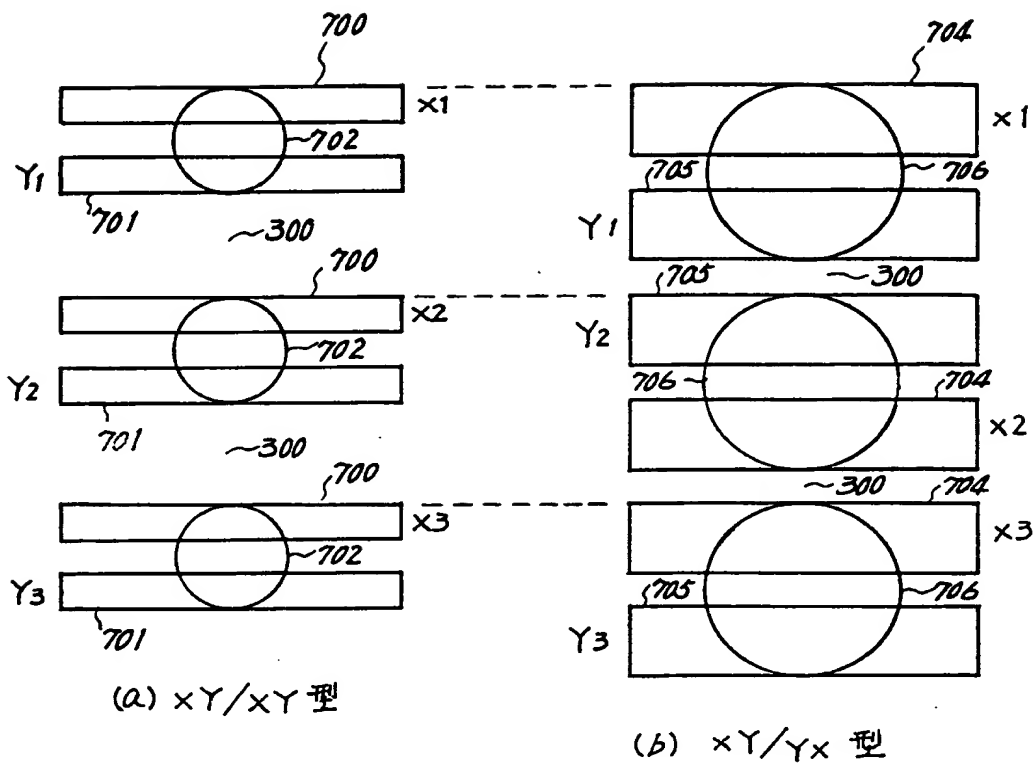
第 1 フィールド

第 2 フィールド



**THIS PAGE BLANK (USPTO)**

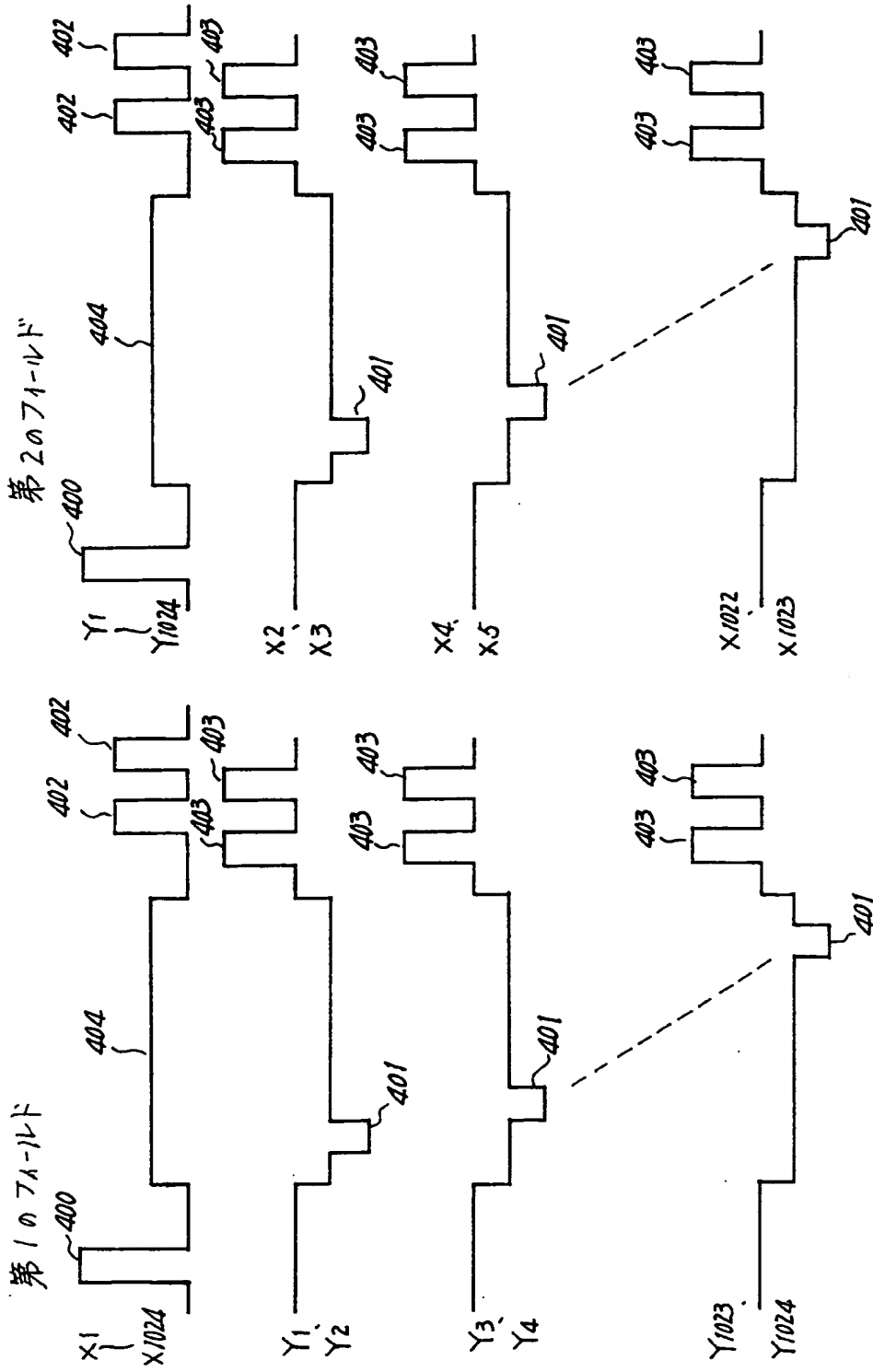
第 7 図



**THIS PAGE BLANK (USPTO)**

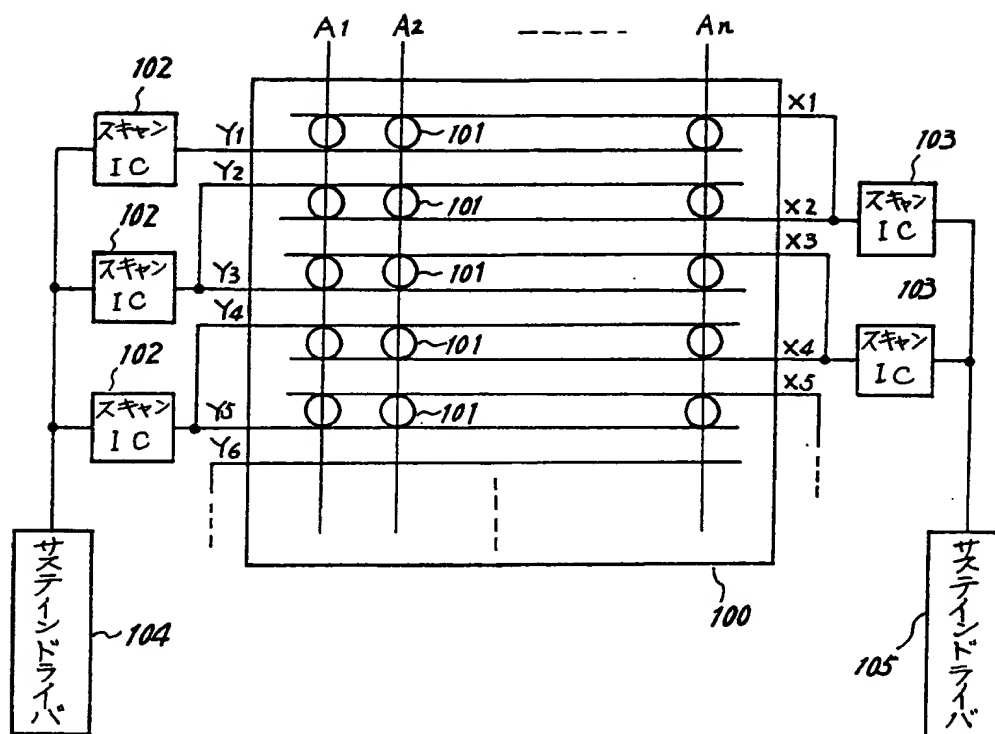


第 8 図



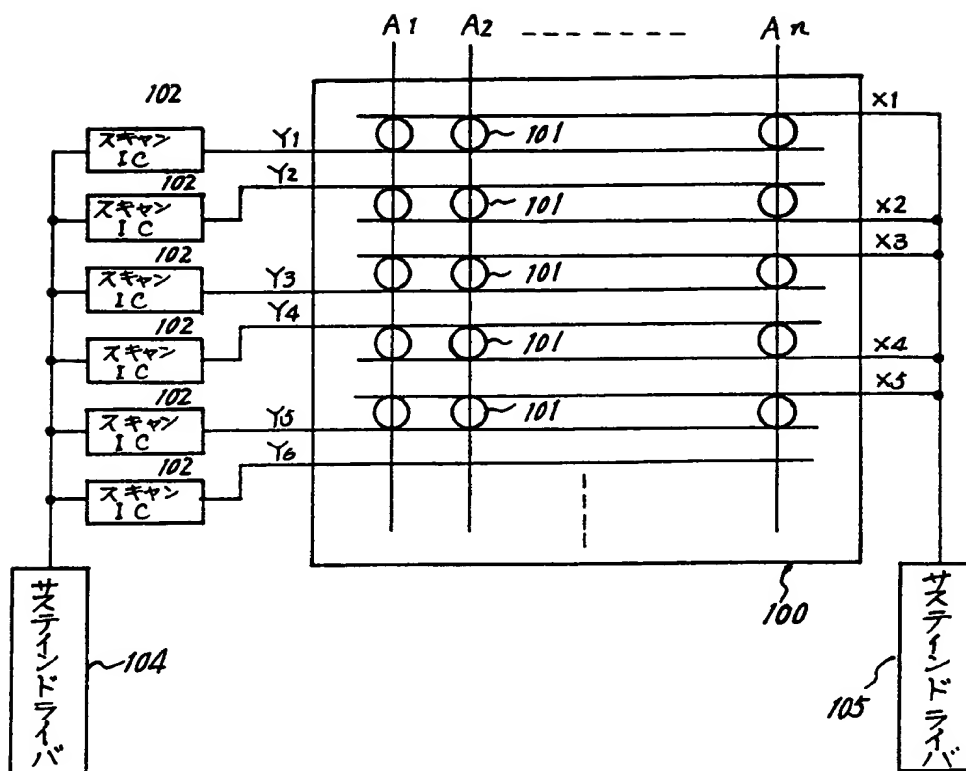
**THIS PAGE BLANK (USPTO)**

## 第 9 図



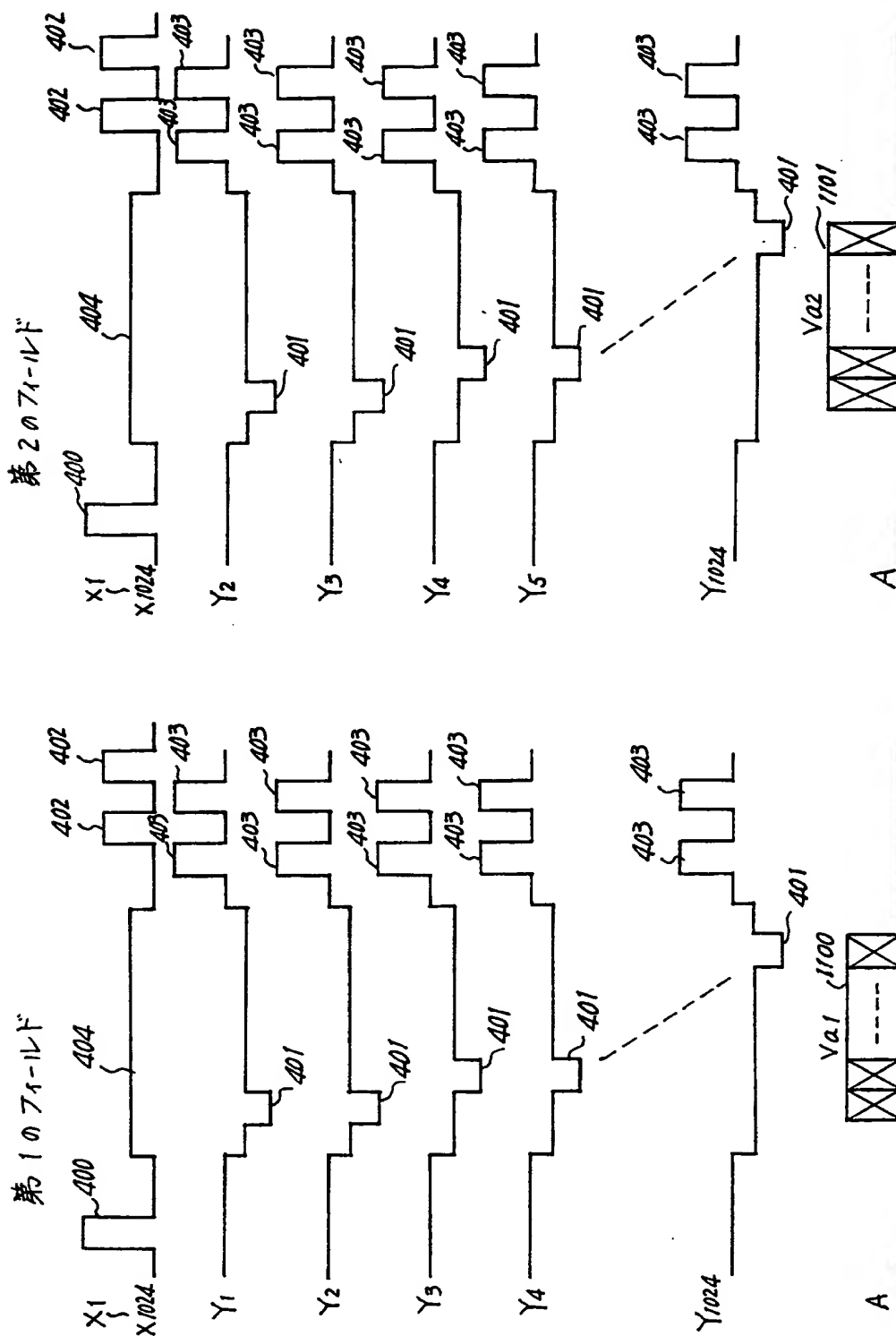
**THIS PAGE BLANK (USPTO)**

第 10 図



**THIS PAGE BLANK (USPTO)**

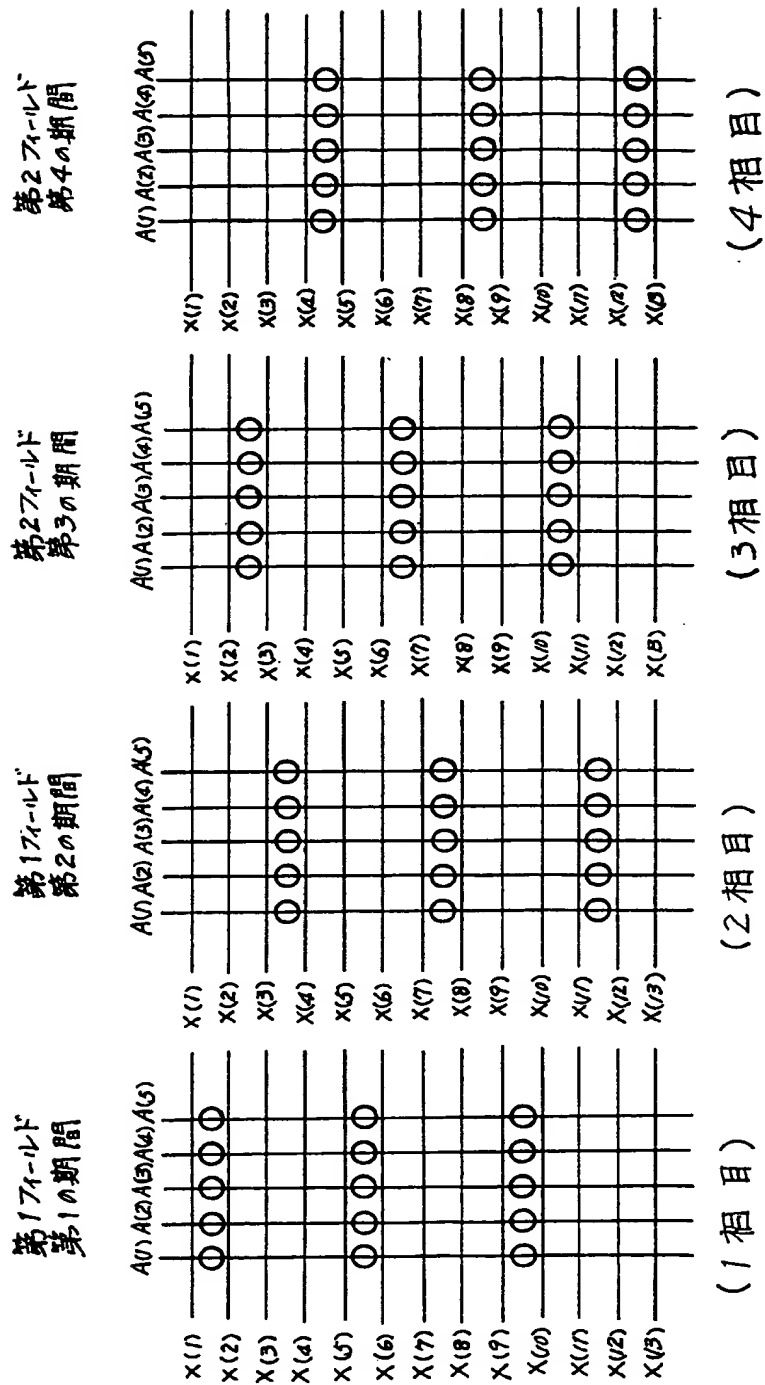
第 11 図



**THIS PAGE BLANK (USPTO)**

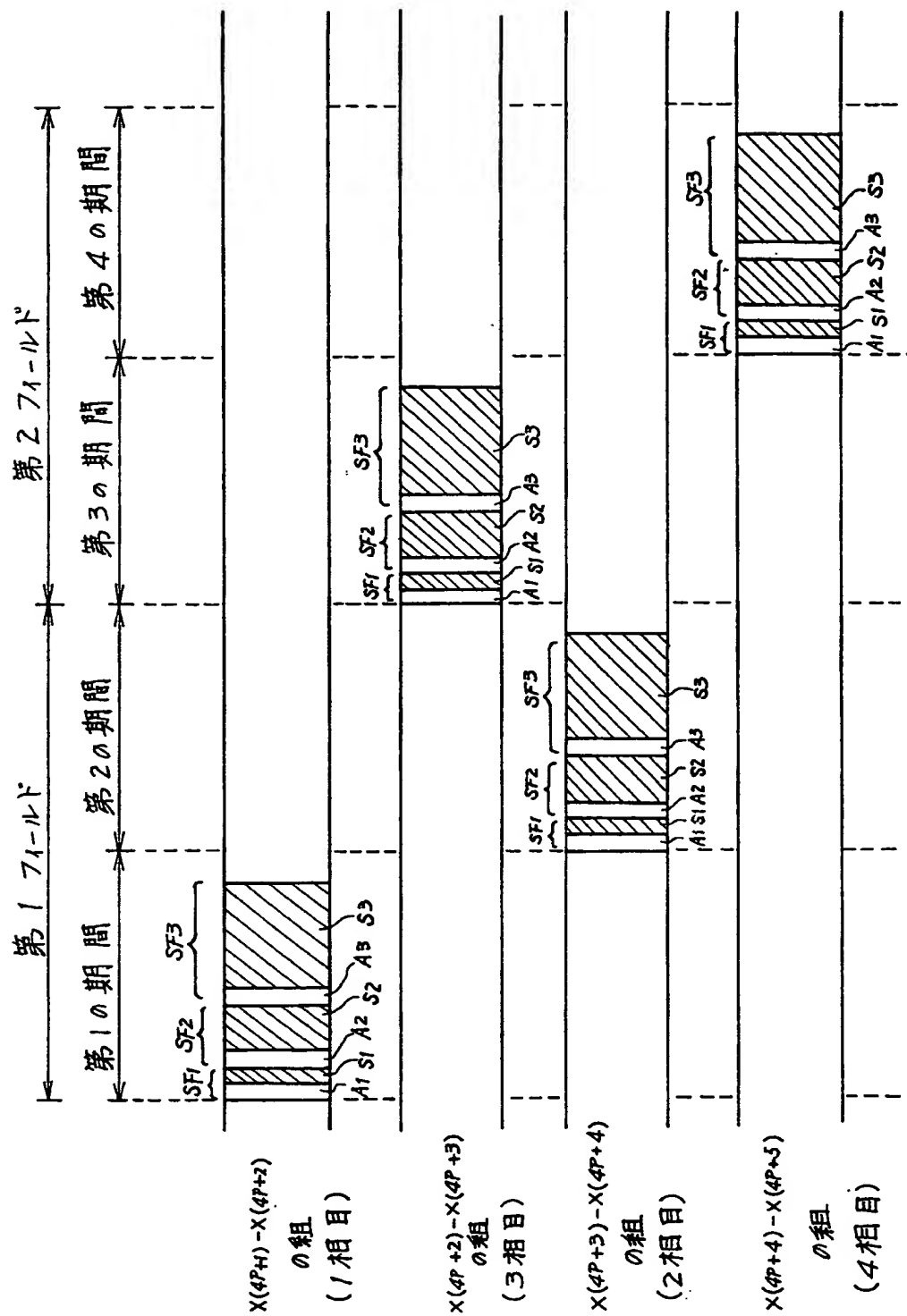


## 第 12 図



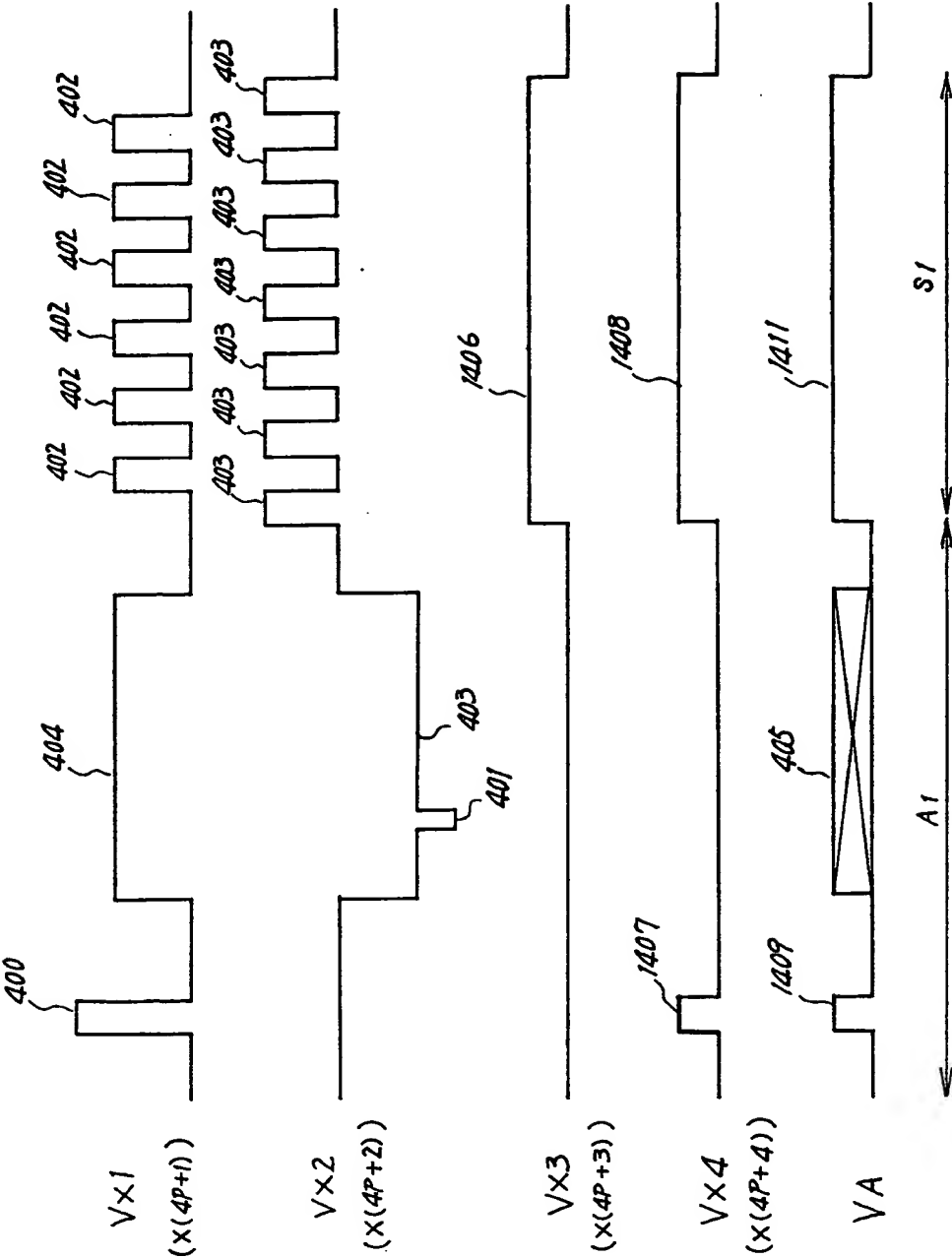
**THIS PAGE BLANK (USPTO)**

第 13 図



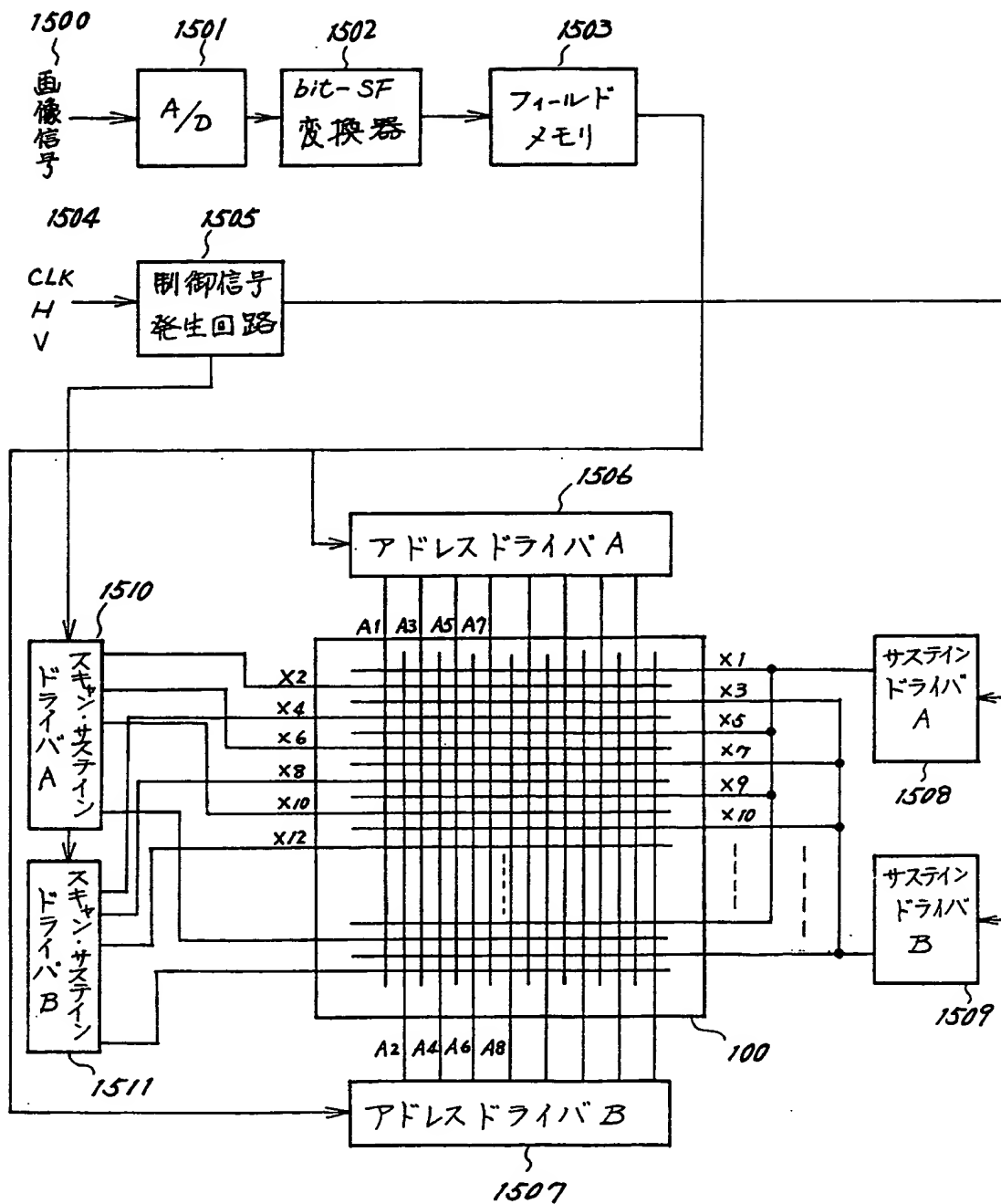
**THIS PAGE BLANK (USPTO)**

第 14 図



**THIS PAGE BLANK (USPTO)**

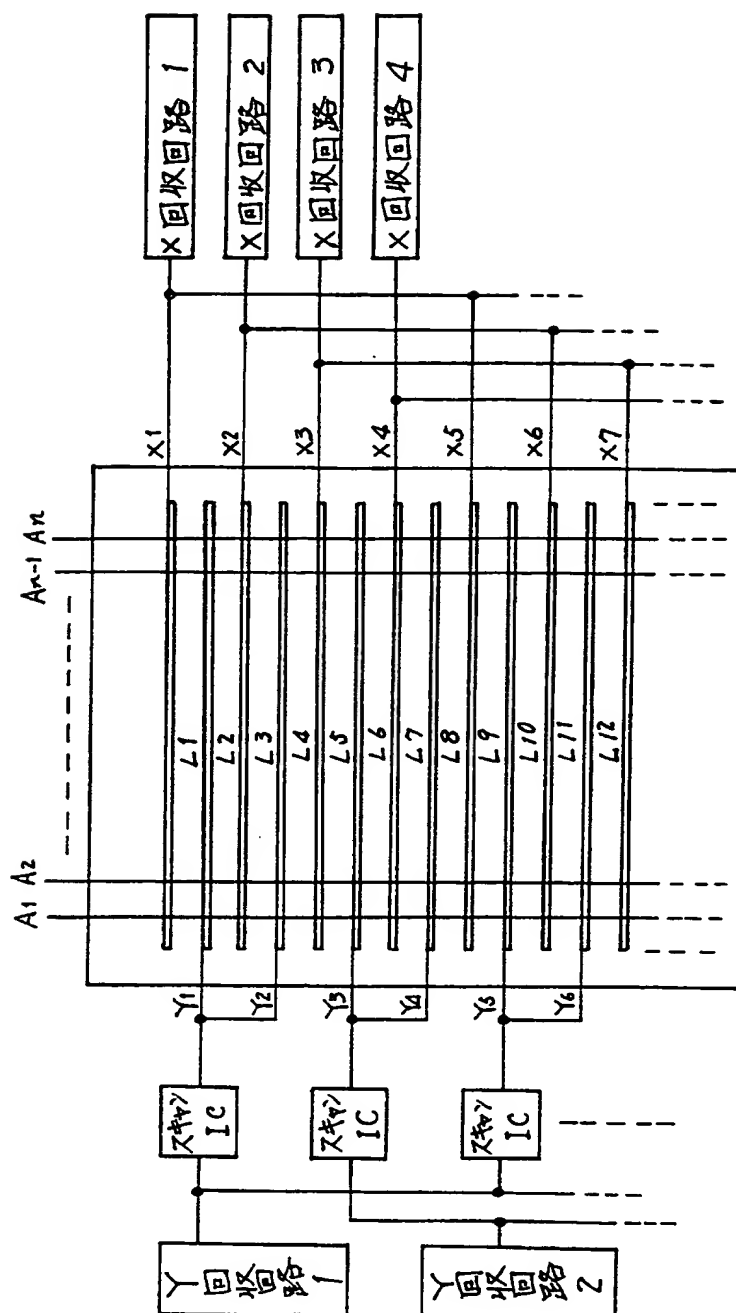
第 15 図



**THIS PAGE BLANK (USPTO)**

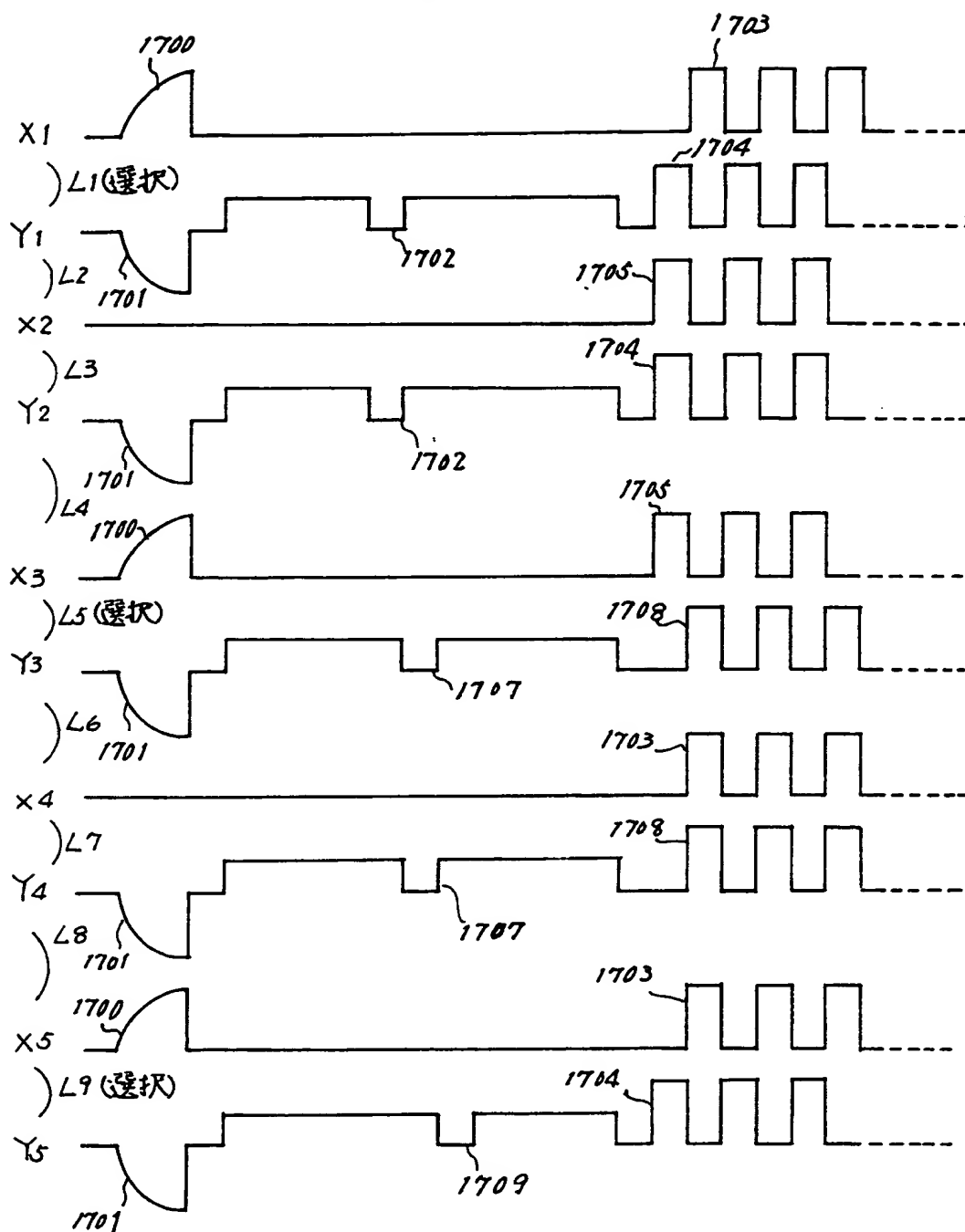


第 16 図



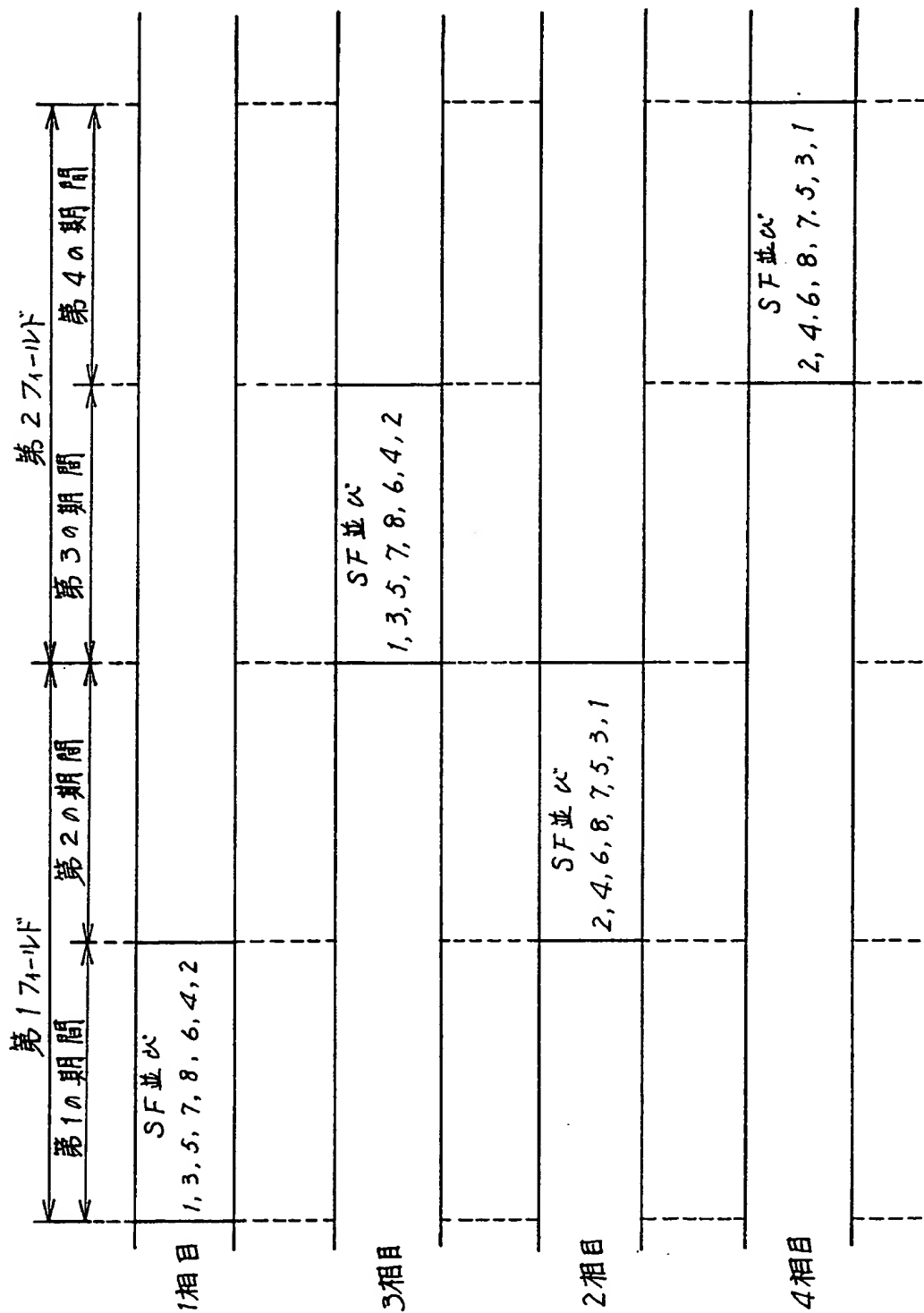
**THIS PAGE BLANK (USPTO)**

第 17 図



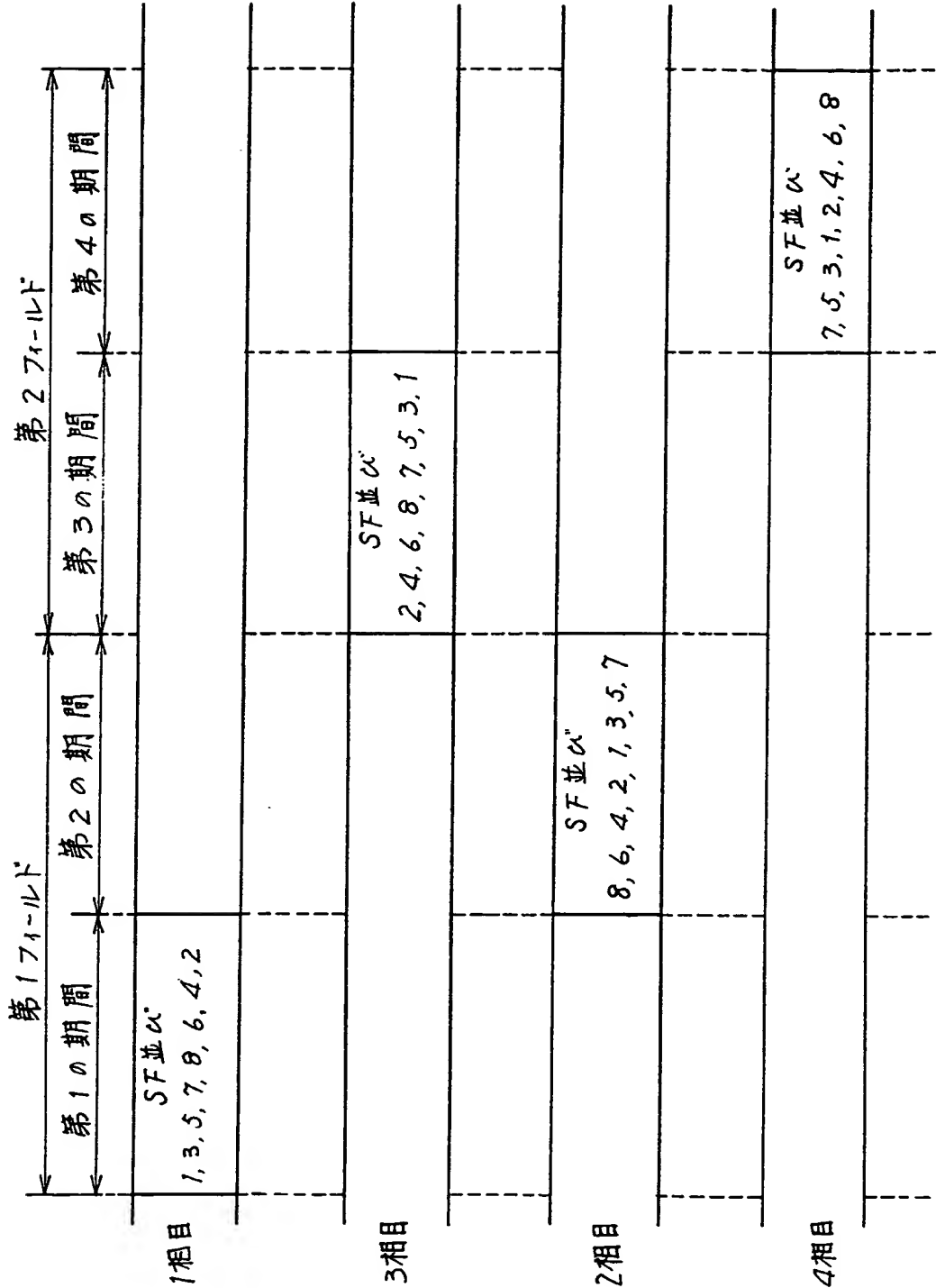
**THIS PAGE BLANK (USPTO)**

第 18 図



**THIS PAGE BLANK (USPTO)**

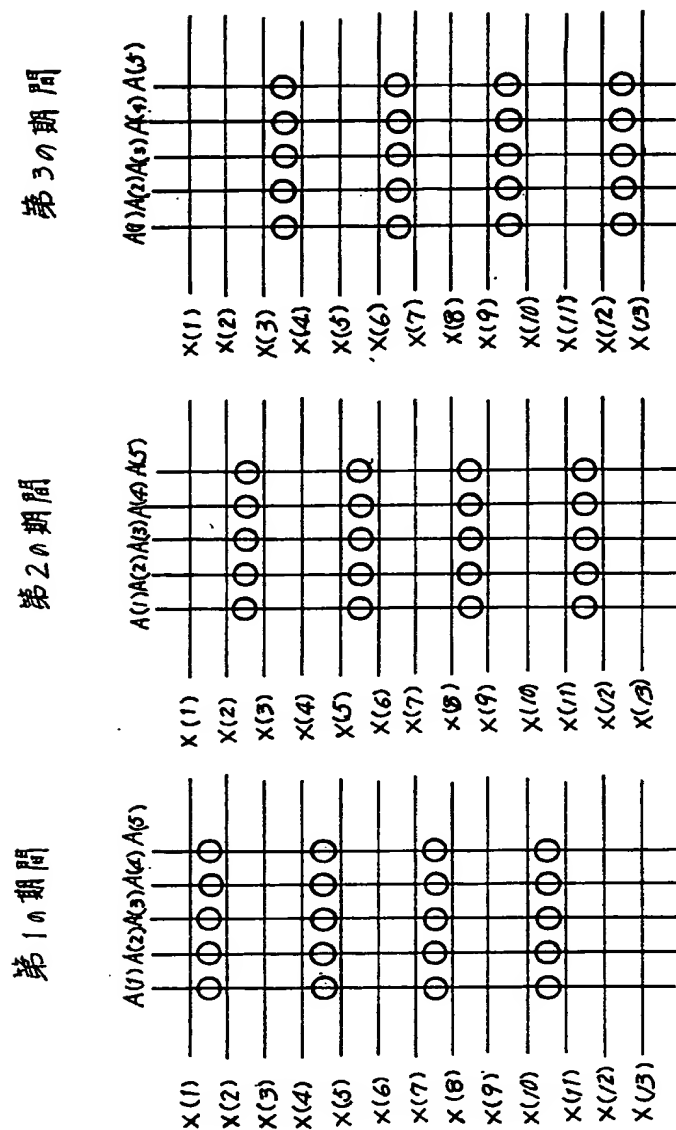
第 19 図



**THIS PAGE BLANK (USPTO)**

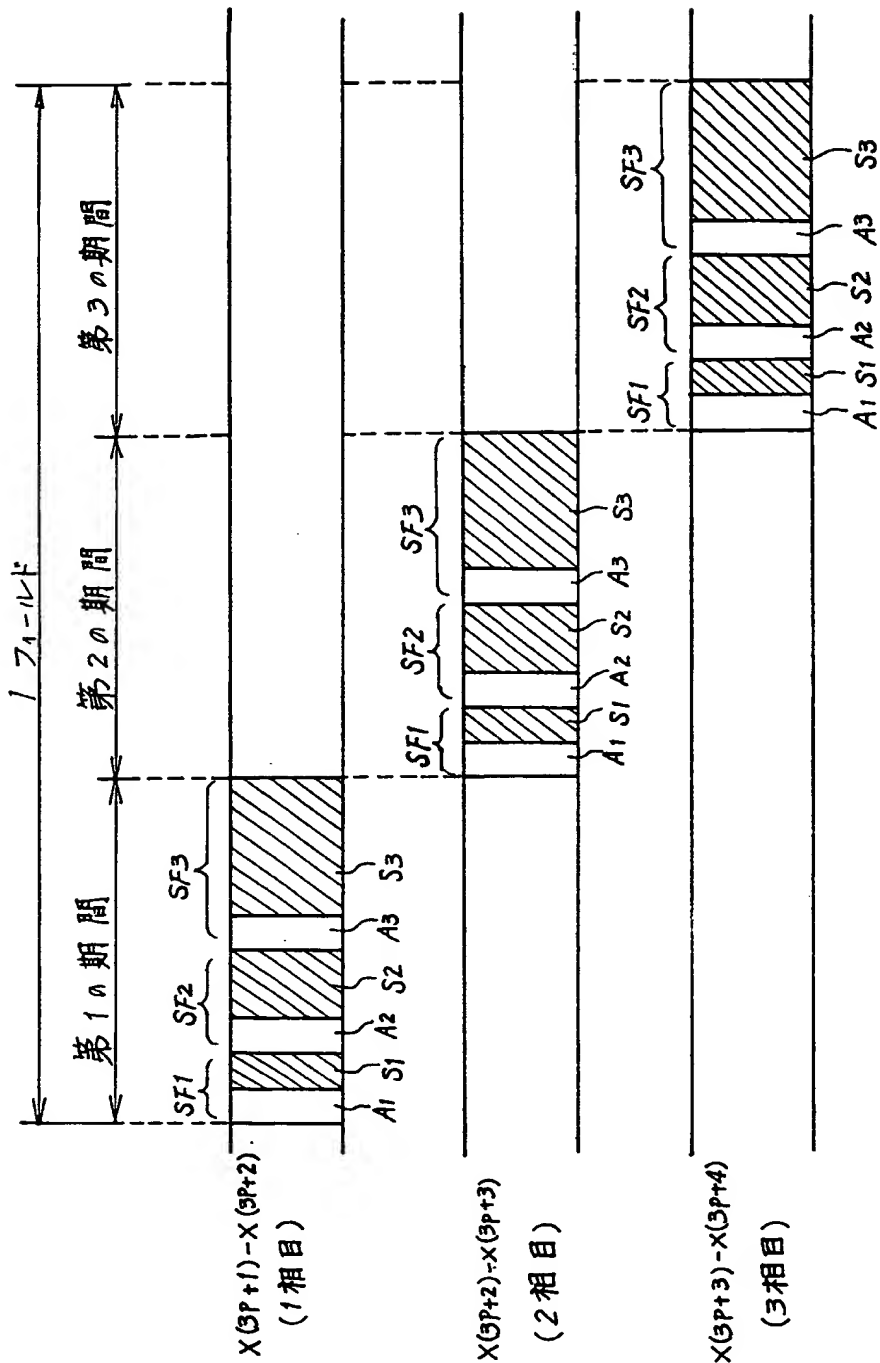


第 20 図



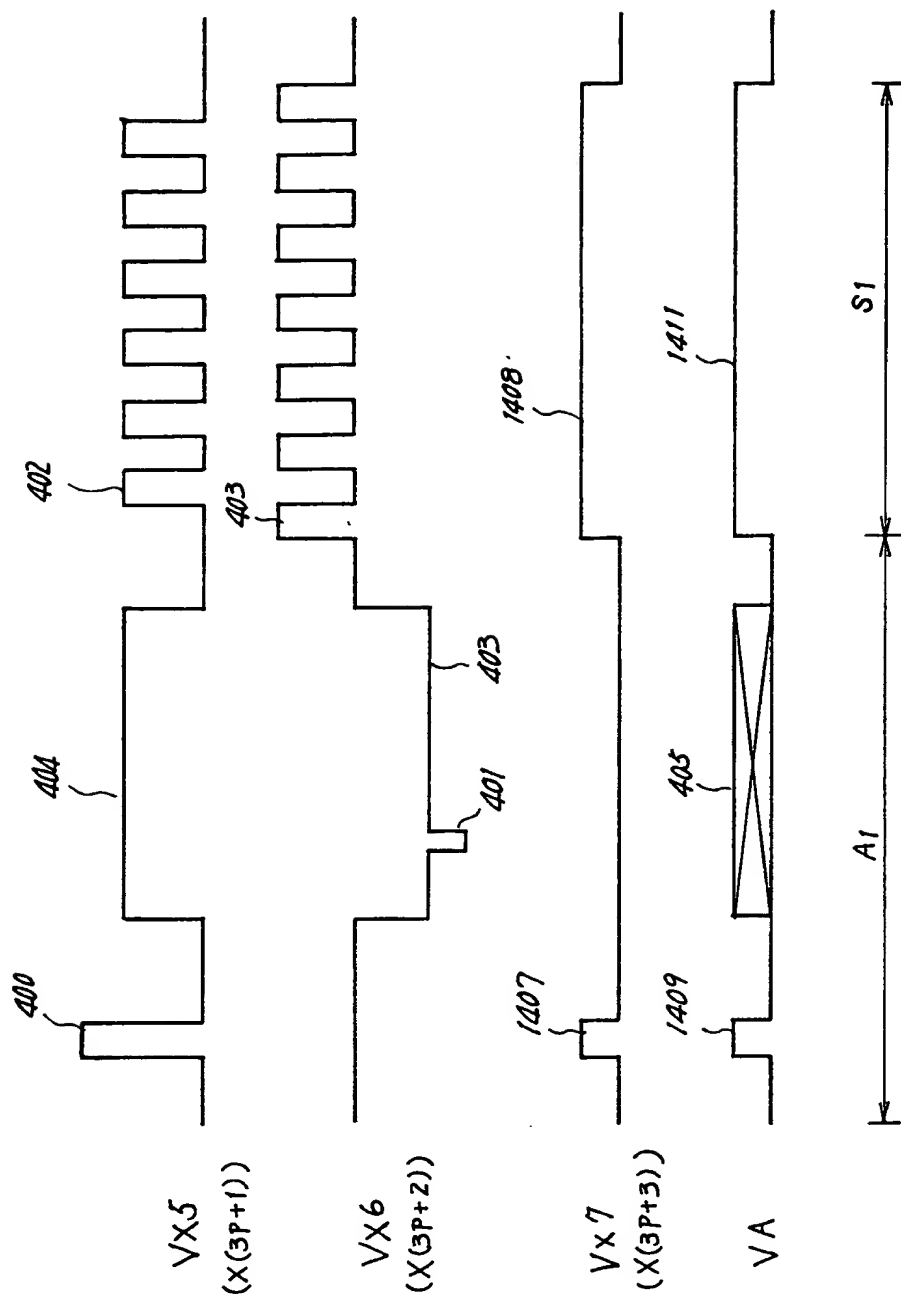
**THIS PAGE BLANK (USPTO)**

第 21 図



**THIS PAGE BLANK (USPTO)**

第 22 図



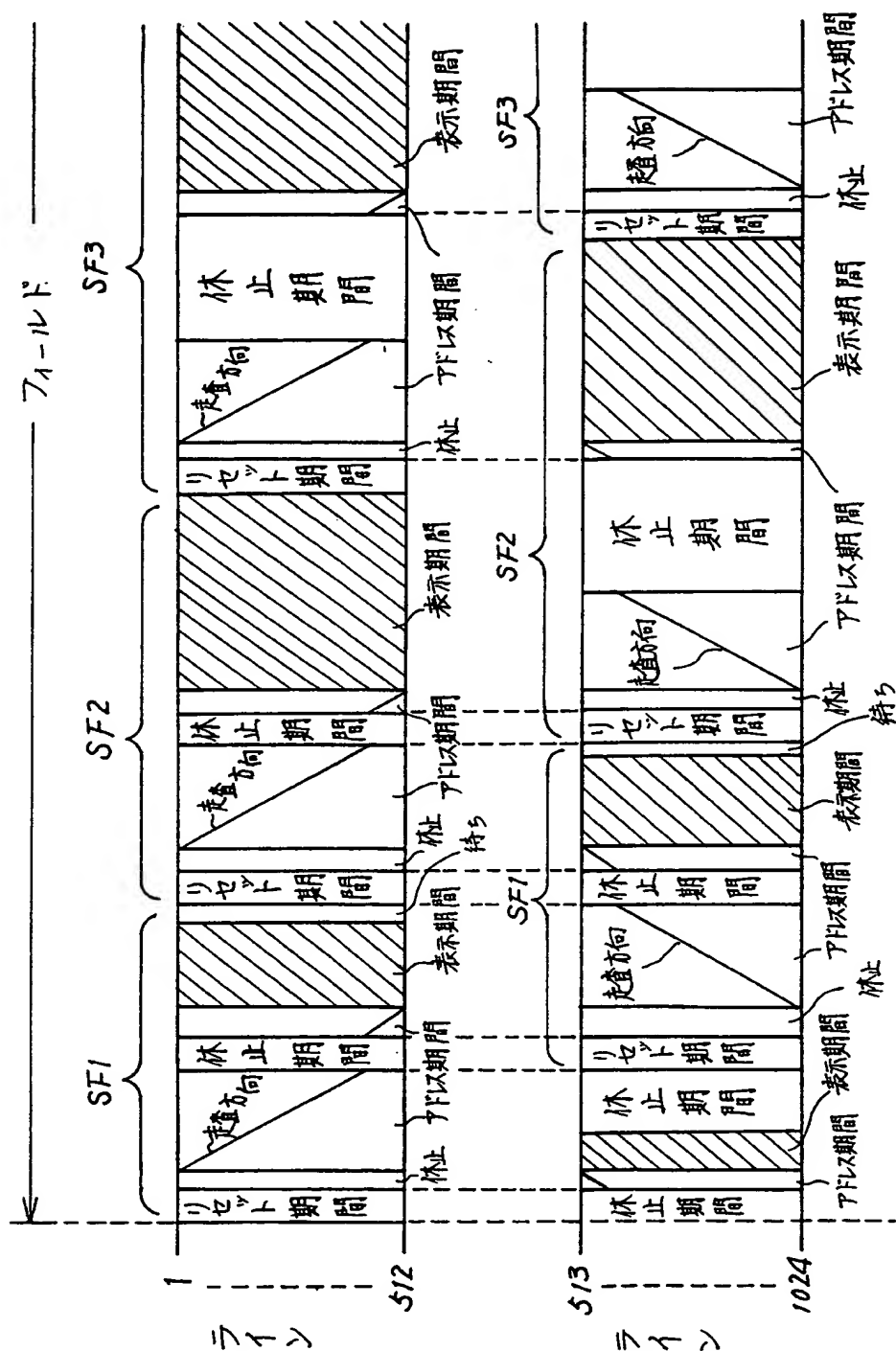
**THIS PAGE BLANK (USPTO)**



**THIS PAGE BLANK (USPTO)**

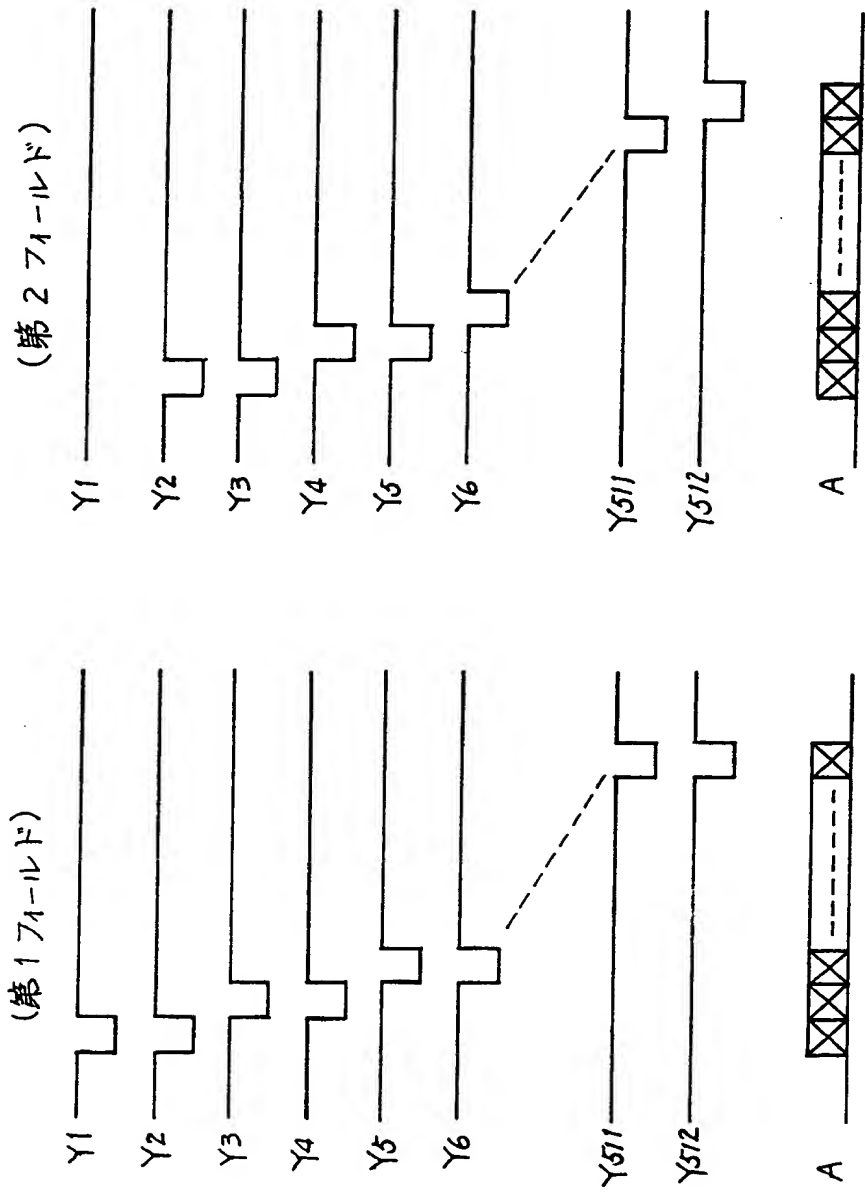


第 24 図



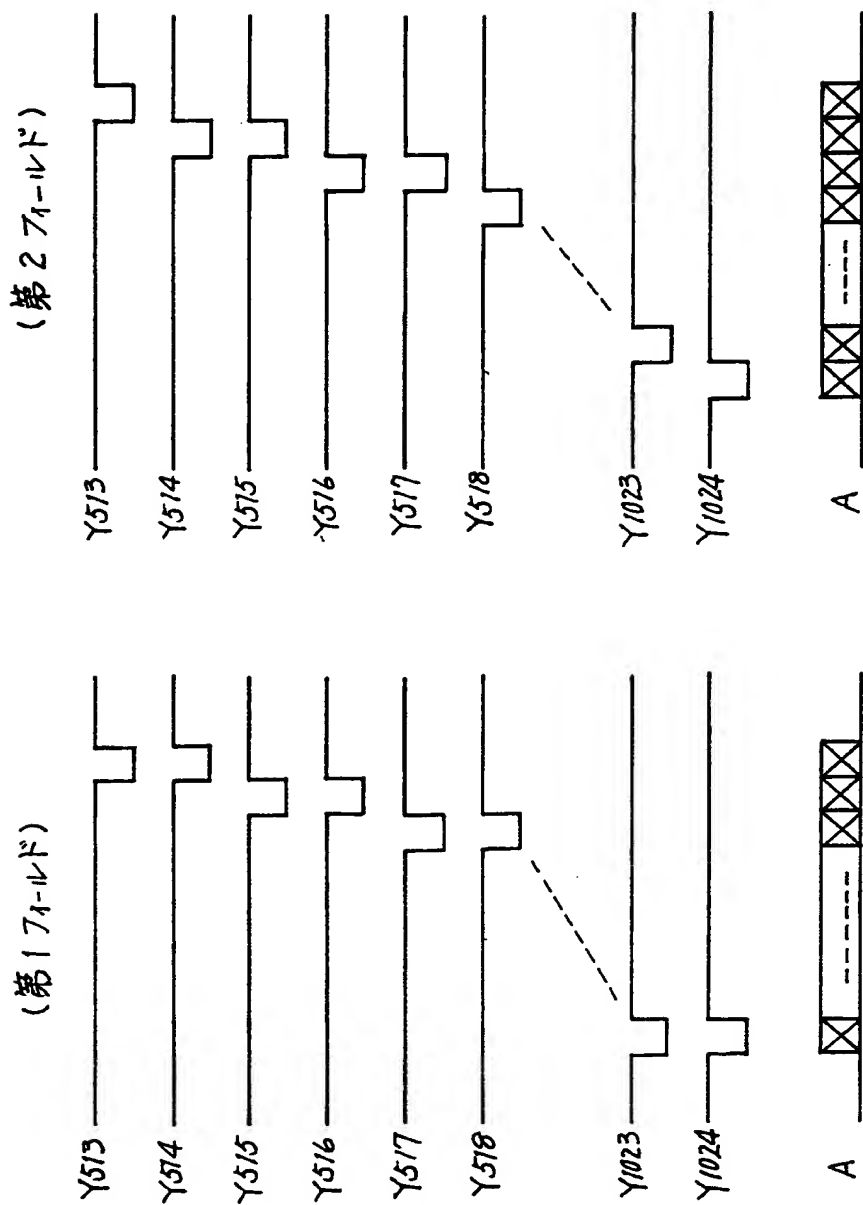
**THIS PAGE BLANK (USPTO)**

第 25 図



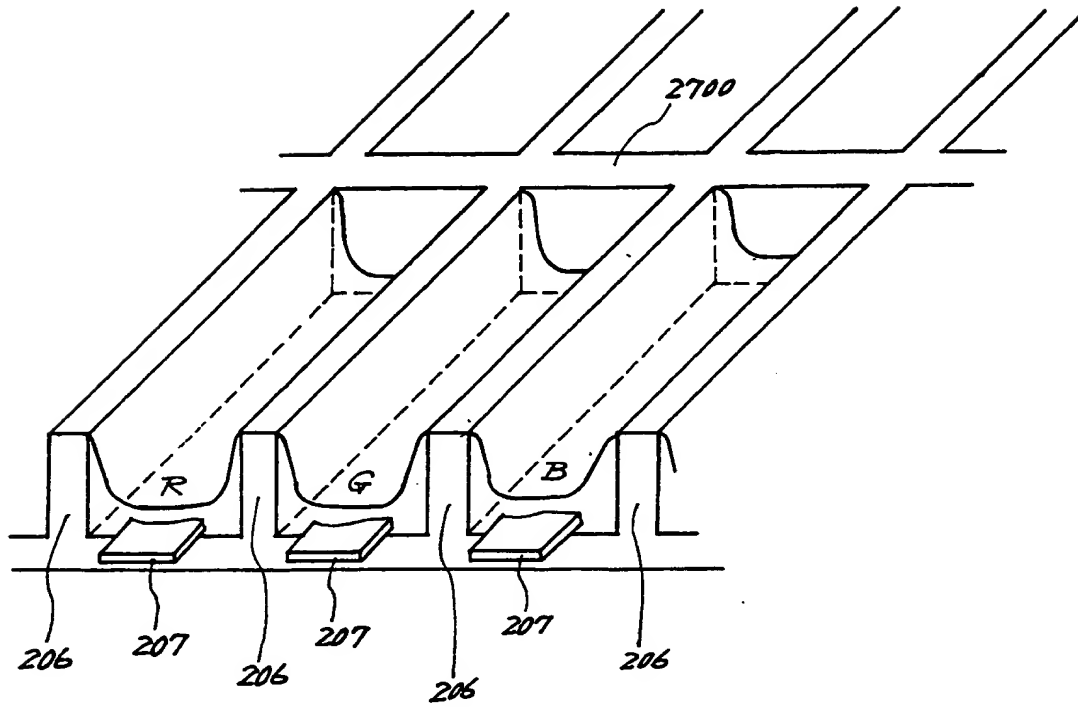
**THIS PAGE BLANK (USPTO)**

第 26 図



**THIS PAGE BLANK (USPTO)**

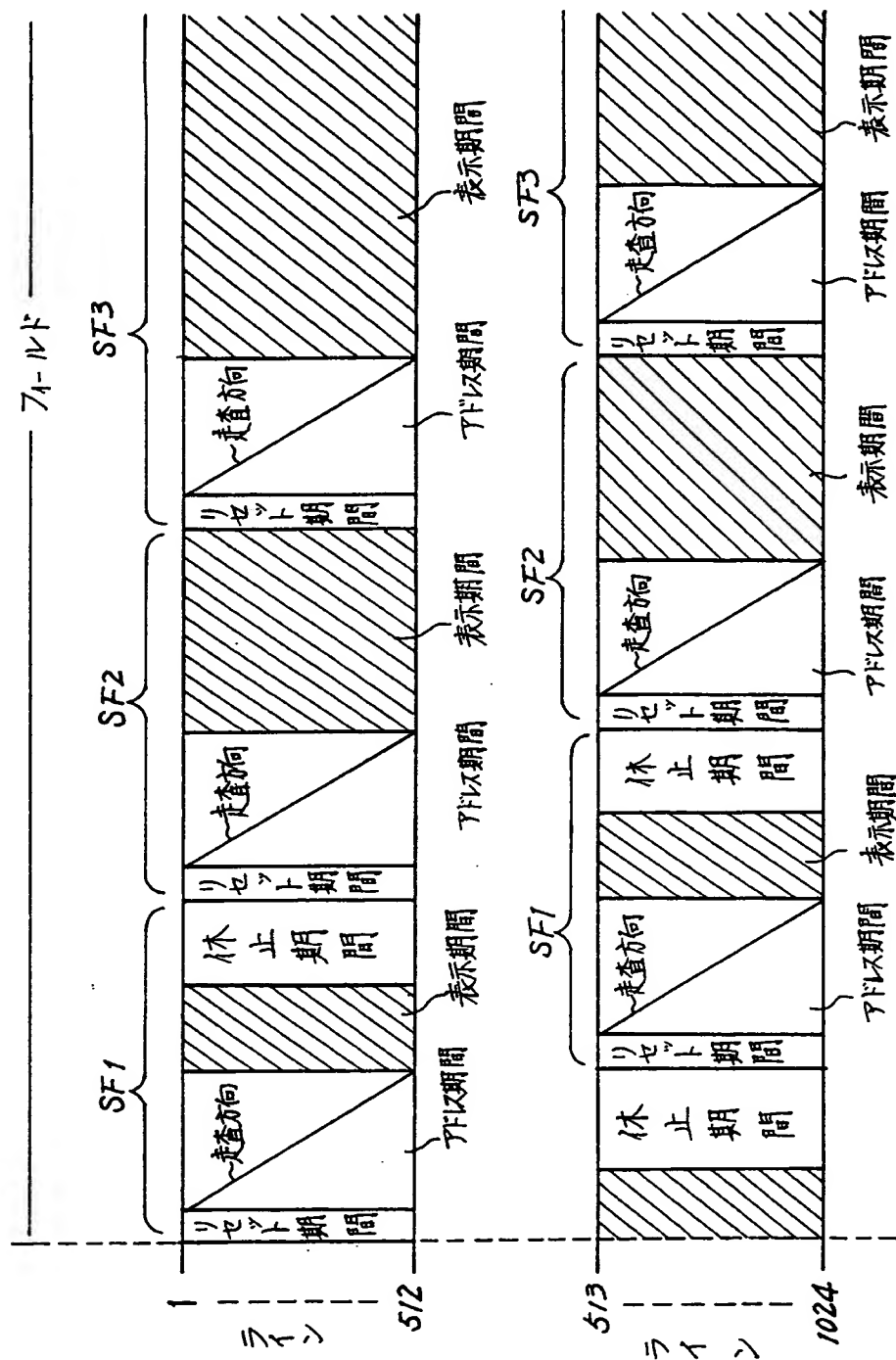
第 27 図



**THIS PAGE BLANK (USPTO)**

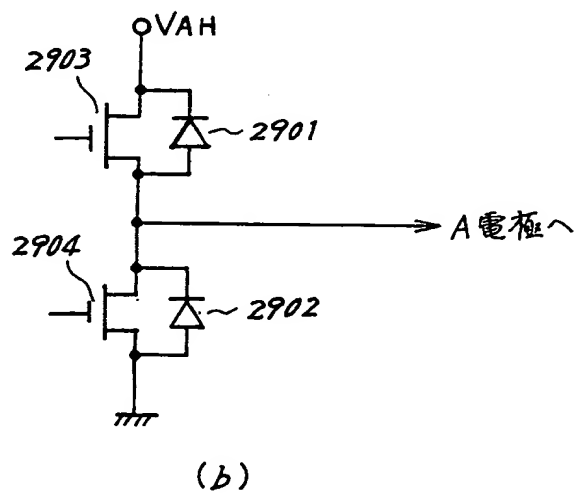
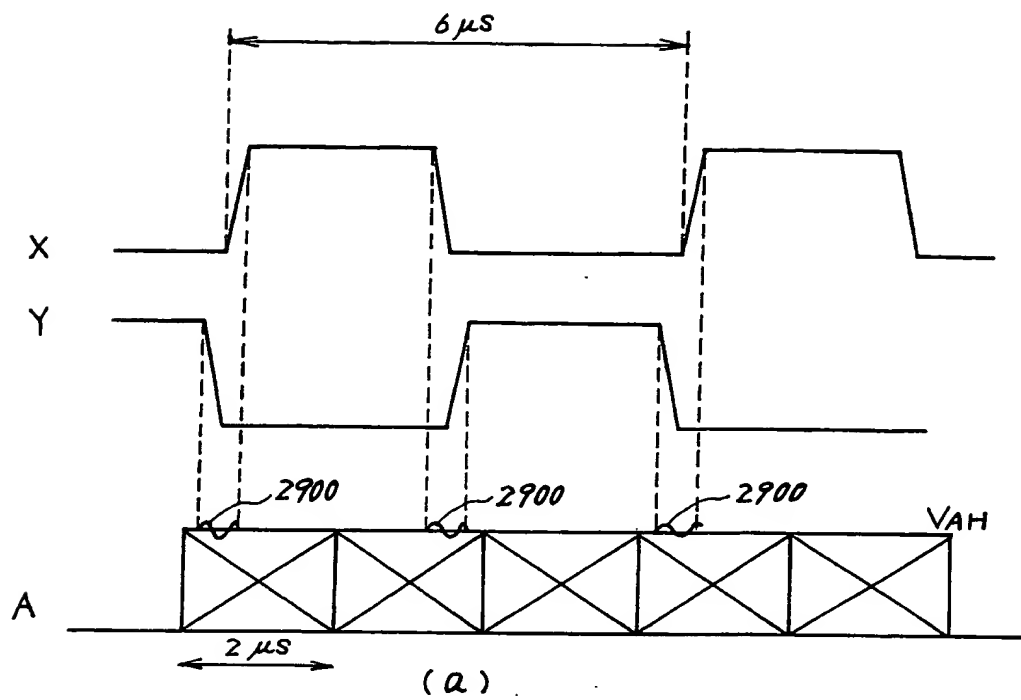


第28図



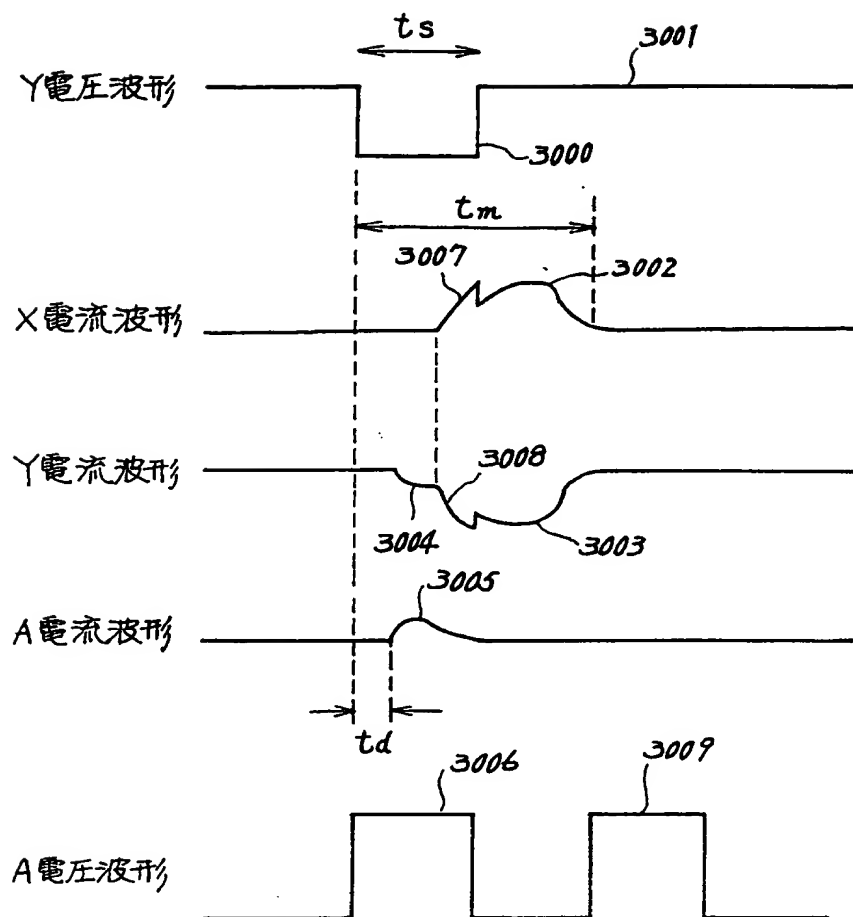
**THIS PAGE BLANK (USPTO)**

第 29 図



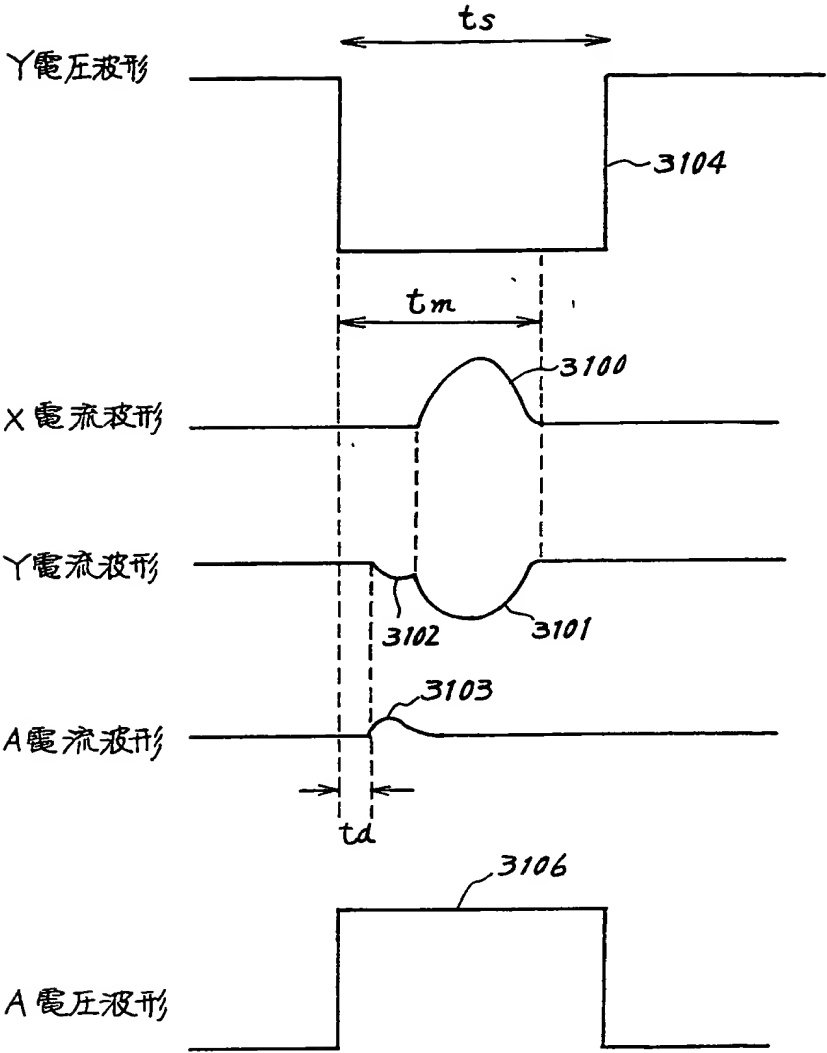
**THIS PAGE BLANK (USPTO)**

第 30 図



**THIS PAGE BLANK (USPTO)**

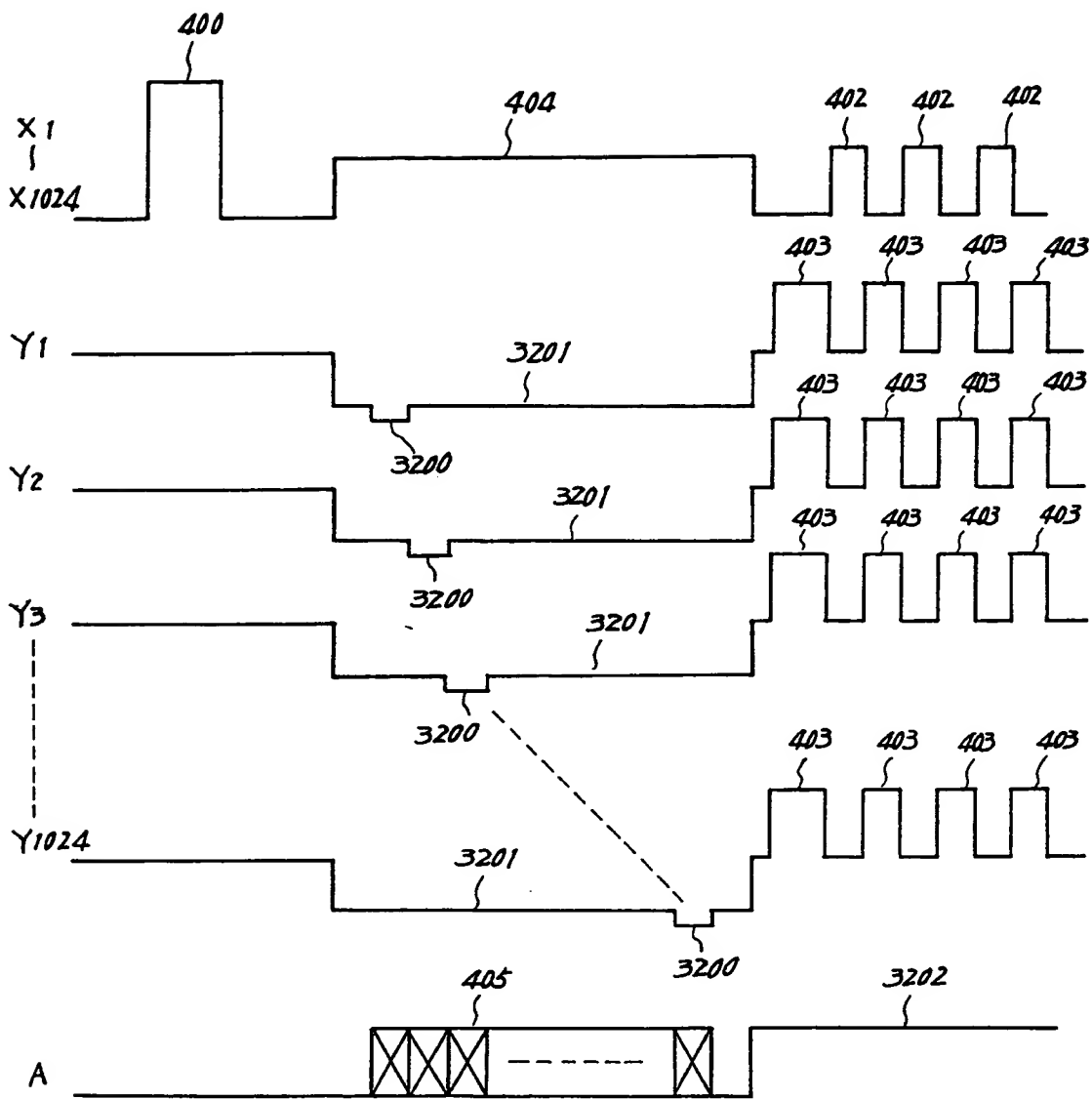
第 31 図



**THIS PAGE BLANK (USPTO)**

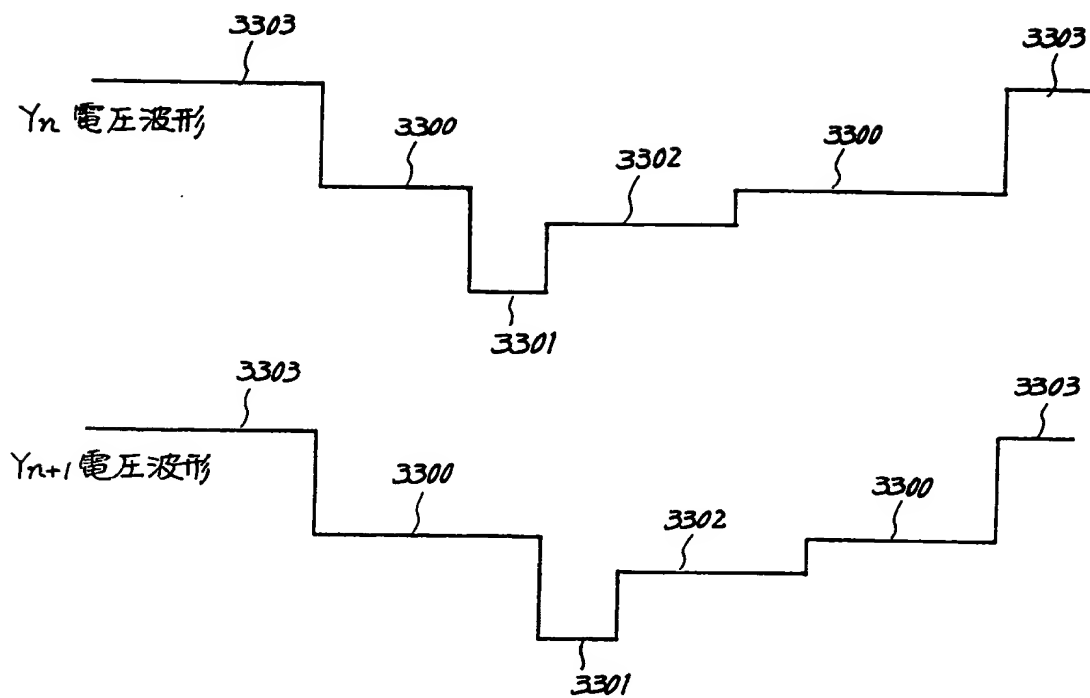


第 32 図



**THIS PAGE BLANK (USPTO)**

## 第 33 図



**THIS PAGE BLANK (USPTO)**

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/01400

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl<sup>6</sup> G09G3/28

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl<sup>6</sup> G09G3/28Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-1999  
Kokai Jitsuyo Shinan Koho 1971-1999 Jitsuyo Shinan Toroku Koho 1996-1999

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 10-133621, A (Mitsubishi Electric Corp.), 22 May, 1998 (22. 05. 98), Full text ; Fig. 3	1-3, 12, 15, 18-22, 25, 27
Y	Full text ; Figs. 5, 6 (Family: none)	13-14, 16-17, 24
X	JP, 11-65518, A (NEC Corp.), 9 March, 1999 (09. 03. 99), Full text ; Fig. 1	1-4, 18-22, 27
Y	Full text ; Fig. 1 (Family: none)	12-17, 24
X	JP, 5-216433, A (NEC Corp.), 27 August, 1993 (27. 08. 93), Full text ; Fig. 1 (Family: none)	1, 20-22, 27
Y	JP, 10-293557, A (Fujitsu Ltd.), 4 November, 1998 (04. 11. 98), Full text (Family: none)	12-17, 24

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search  
15 June, 1999 (15. 06. 99)Date of mailing of the international search report  
29 June, 1999 (29. 06. 99)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/01400

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 10-133625, A (Victor Co. of Japan, Ltd.), 22 May, 1998 (22. 05. 98), Full text ; Fig. 1 (Family: none)	6-11
E, A	JP, 11-95721, A (Pioneer Electronic Corp.), 9 April, 1999 (09. 04. 99), Full text (Family: none)	1-27
A	JP, 9-160525, A (Fujitsu Ltd.), 20 June, 1997 (20. 06. 97), Full text (Family: none)	1-27

## 国際調査報告

国際出願番号 PCT/JP99/01400

A. 発明の属する分野の分類 (国際特許分類 (IPC))  
Int. Cl<sup>8</sup> G09G3/28

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))  
Int. Cl<sup>8</sup> G09G3/28

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年  
日本国公開実用新案公報 1971-1999年  
日本国登録実用新案公報 1994-1999年  
日本国実用新案登録公報 1996-1999年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP, 10-133621, A (三菱電機株式会社) 22. 5月. 1998 (22. 05. 98) 全文, 図3	1-3, 12, 15, 18-22, 25, 27
Y	全文, 図5-6 (ファミリーなし)	13-14, 16-17, 24
X	JP, 11-65518, A (日本電気株式会社) 9. 3月. 1999 (09. 03. 99) 全文, 図1	1-4, 18-22, 27
Y	全文, 図1 (ファミリーなし)	12-17, 24

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」口頭による開示、使用、展示等に言及する文献  
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」同一パテントファミリー文献

国際調査を完了した日

15. 06. 99

国際調査報告の発送日

29.06.99

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)  
郵便番号 100-8915  
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小島 寛史

2G 9707

電話番号 03-3581-1101 内線 3226

## C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP, 5-216433, A (日本電気株式会社) 27. 8月. 1993 (27. 08. 93) 全文, 図1 (ファミリーなし)	1, 20-22, 27
Y	JP, 10-293557, A (富士通株式会社) 4. 11月. 1998 (04. 11. 98) 全文 (ファミリーなし)	12-17, 24
A	JP, 10-133625, A (日本ビクター株式会社) 22. 5月. 1998 (22. 05. 98) 全文, 図1 (ファミリーなし)	6-11
E, A	JP, 11-95721, A (パイオニア株式会社) 9. 4月. 1999 (09. 04. 99) 全文 (ファミリーなし)	1-27
A	JP, 9-160525, A (富士通株式会社) 20. 6月. 1997 (20. 06. 97) 全文 (ファミリーなし)	1-27



**PCT**

**NOTIFICATION OF ELECTION**

(PCT Rule 61.2)

From the INTERNATIONAL BUREAU

To:

Assistant Commissioner for Patents  
United States Patent and Trademark  
Office  
Box PCT  
Washington, D.C. 20231  
ETATS-UNIS D'AMERIQUE

in its capacity as elected Office

Date of mailing: <div style="text-align: center;">28 September 2000 (28.09.00)</div>	
International application No.: <div style="text-align: center;">PCT/JP99/01400</div>	Applicant's or agent's file reference: <div style="text-align: center;">219900033971</div>
International filing date: <div style="text-align: center;">19 March 1999 (19.03.99)</div>	Priority date:
Applicant: <div style="text-align: center;">KUGAMI, Akihiko et al</div>	

1. The designated Office is hereby notified of its election made:

☒ in the demand filed with the International preliminary Examining Authority on:  

17 May 1999 (17.05.99)

☐ in a notice effecting later election filed with the International Bureau on:

2. The election ☒ was

☐ was not

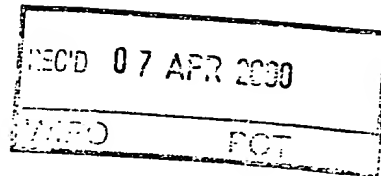
made before the expiration of 19 months from the priority date or, where Rule 32 applies, within the time limit under Rule 32.2(b).

<p style="text-align: center;"><b>The International Bureau of WIPO</b>          34, chemin des Colombettes          1211 Geneva 20, Switzerland</p> <p>Facsimile No.: (41-22) 740.14.35</p>	<p>Authorized officer:</p> <p style="text-align: center;">J. Zahra</p> <p>Telephone No.: (41-22) 338.83.38</p>
---	--

**THIS PAGE BLANK (USPTO)**

P C T

## 国際予備審査報告

(法第12条、法施行規則第56条)  
(PCT36条及びPCT規則70)

出願人又は代理人 の書類記号 219900033971	今後の手続きについては、国際予備審査報告の送付通知（様式PCT/ IPEA/416）を参照すること。	
国際出願番号 PCT/J P99/01400	国際出願日 (日.月.年) 19.03.99	優先日 (日.月.年)
国際特許分類 (IPC) Int. Cl. G09G3/28		
出願人 (氏名又は名称) 株式会社日立製作所		

1. 国際予備審査機関が作成したこの国際予備審査報告を法施行規則第57条 (PCT36条) の規定に従い送付する。
2. この国際予備審査報告は、この表紙を含めて全部で 4 ページからなる。
- ☒ この国際予備審査報告には、附属書類、つまり補正されて、この報告の基礎とされた及び/又はこの国際予備審査機関に対してした訂正を含む明細書、請求の範囲及び/又は図面も添付されている。  
(PCT規則70.16及びPCT実施細則第607号参照)  
この附属書類は、全部で 12 ページである。

3. この国際予備審査報告は、次の内容を含む。
- I ☒ 国際予備審査報告の基礎
  - II ☐ 優先権
  - III ☐ 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成
  - IV ☐ 発明の単一性の欠如
  - V ☒ PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明
  - VI ☐ ある種の引用文献
  - VII ☐ 国際出願の不備
  - VIII ☐ 国際出願に対する意見

国際予備審査の請求書を受理した日 17.05.99	国際予備審査報告を作成した日 15.03.00	
名称及びあて先 日本国特許庁 (IPEA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員)  杉浦 淳  電話番号 03-3581-1101 内線 3226	2 G 9707

**THIS PAGE BLANK (USPTO)**

## I. 国際予備審査報告の基礎

1. この国際予備審査報告は下記の出願書類に基づいて作成された。(法第6条(PCT14条)の規定に基づく命令に  
応答するために提出された差し替え用紙は、この報告書において「出願時」とし、本報告書には添付しない。  
PCT規則70.16, 70.17)

☐ 出願時の国際出願書類

☒ 明細書 第 1-44 ページ、 出願時に提出されたもの  
明細書 第 \_\_\_\_\_ ページ、 国際予備審査の請求書と共に提出されたもの  
明細書 第 \_\_\_\_\_ ページ、 \_\_\_\_\_ 付の書簡と共に提出されたもの

☒ 請求の範囲 第 \_\_\_\_\_ 項、 出願時に提出されたもの  
請求の範囲 第 \_\_\_\_\_ 項、 PCT19条の規定に基づき補正されたもの  
請求の範囲 第 \_\_\_\_\_ 項、 国際予備審査の請求書と共に提出されたもの  
請求の範囲 第 1-19, 21, 23, 25-27 項、 12. 11. 99 付の書簡と共に提出されたもの

☒ 図面 第 1/33-33/33 ページ/図、 出願時に提出されたもの  
図面 第 \_\_\_\_\_ ページ/図、 国際予備審査の請求書と共に提出されたもの  
図面 第 \_\_\_\_\_ ページ/図、 \_\_\_\_\_ 付の書簡と共に提出されたもの

☐ 明細書の配列表の部分 第 \_\_\_\_\_ ページ、 出願時に提出されたもの  
明細書の配列表の部分 第 \_\_\_\_\_ ページ、 国際予備審査の請求書と共に提出されたもの  
明細書の配列表の部分 第 \_\_\_\_\_ ページ、 \_\_\_\_\_ 付の書簡と共に提出されたもの

2. 上記の出願書類の言語は、下記に示す場合を除くほか、この国際出願の言語である。

上記の書類は、下記の言語である \_\_\_\_\_ 語である。

- ☐ 国際調査のために提出されたPCT規則23.1(b)にいう翻訳文の言語  
☐ PCT規則48.3(b)にいう国際公開の言語  
☐ 国際予備審査のために提出されたPCT規則55.2または55.3にいう翻訳文の言語

3. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際予備審査報告を行った。

- ☐ この国際出願に含まれる書面による配列表  
☐ この国際出願と共に提出されたフレキシブルディスクによる配列表  
☐ 出願後に、この国際予備審査(または調査)機関に提出された書面による配列表  
☐ 出願後に、この国際予備審査(または調査)機関に提出されたフレキシブルディスクによる配列表  
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった  
☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

4. 補正により、下記の書類が削除された。

☐ 明細書 第 \_\_\_\_\_ ページ  
☒ 請求の範囲 第 20, 22, 24 項  
☐ 図面 図面の第 \_\_\_\_\_ ページ/図

5. ☐ この国際予備審査報告は、補充欄に示したように、補正が出願時における開示の範囲を越えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c) この補正を含む差し替え用紙は上記1.における判断の際に考慮しなければならず、本報告に添付する。)

**THIS PAGE BLANK (USPTO)**

## V. 新規性、進歩性又は産業上の利用可能性についての法第12条(PCT35条(2))に定める見解、それを裏付ける文献及び説明

## 1. 見解

新規性(N)	請求の範囲	1-5, 8-9, 11-17, 21, 23, 25-26	有
	請求の範囲	6-7, 10, 18-19, 27	無
進歩性(IS)	請求の範囲	5, 9, 11-17	有
	請求の範囲	1-4, 6-8, 10, 18-19, 21, 23, 25-27	無
産業上の利用可能性(IA)	請求の範囲	1-19, 21, 23, 25-27	有
	請求の範囲		無

## 2. 文献及び説明(PCT規則70.7)

## [引用文献一覧]

- 文献1: JP, 10-91116, A (パイオニア株式会社)  
10. 4月. 1998 (10. 04. 98)  
文献2: JP, 11-65518, A (日本電気株式会社)  
9. 3月. 1999 (09. 03. 99)  
文献3: JP, 10-260655, A (松下電器産業株式会社)  
29. 9月. 1998 (29. 09. 98)  
文献4: JP, 10-247072, A (パイオニア株式会社)  
14. 9月. 1998 (14. 09. 98)

## [説明]

- ・請求の範囲1-4: 文献1及び国際調査報告で引用された文献2により進歩性を有していない。

## (備考)

文献1に記載されているXY/YX/XY/YX…の順に電極が設けられている表示装置において、走査の高速化を目的として、文献2に記載されている複数の表示ラインに同相の走査パルス印加する駆動方法(第3~5の実施の形態: 段落番号【0079】-【0089】に記載されたもの)を採用することは、当業者にとっては自明のものである。

- ・請求の範囲6-7, 10: 国際調査報告で引用された文献2により新規性並びに進歩性を有していない。

## (備考)

文献2には、第1フィールドの第1の期間で、表示用電極X(4p+1)と表示用電極X(4p+2)に表示用パルスを供給し、第1フィールドの第2の期間で、電極X(4p+3)と電極X(4p+4)に表示用パルスを供給し、第2フィールドの第3の期間で、電極X(4p+2)と電極X(4p+3)に表示用パルスを供給し、第2フィールドの第4の期間で、電極X(4p+4)と電極X(4p+5)に表示用パルス供給してなる表示装置が記載されている(段落番号【0079】-【0089】に記載されたもの)。

- ・請求の範囲8: 国際調査報告で引用された文献2により進歩性を有していない。

## (備考)

サブフィールドの順序を変更して疑似輪郭を抑制する当該技術分野の慣用技術を、文献2に記載の表示装置に採用することは、当業者にとっては自明のものである。

**THIS PAGE BLANK (USPTO)**



補充欄 (いずれかの欄の大きさが足りない場合に使用すること)

## 第 V.2. 欄の続き

- ・請求の範囲 18 - 19 : 文献 1 若しくは国際調査報告で引用された文献 2 により新規性並びに進歩性を有していない。

(備考)

文献 1 や文献 2 に記載されているような従来の表示装置において、走査パルスの印加終了後に、アドレス放電を持続させて表示を行うために走査電極に印加される維持放電電圧は、「アドレス放電持続電圧」に相当している。

そして、維持放電電圧のみでは走査電極とアドレス電極の間で放電が生じない電圧値であることは当然のことである。

- ・請求の範囲 21, 23 : 文献 1 及び国際調査報告で引用された文献 2 により進歩性を有していない。

(備考)

文献 1 に記載されている XY/YX/XY/YX... の順に電極が設けられている表示装置において、走査の高速化を目的として、文献 2 に記載されている複数の表示ラインに同相の走査パルスを印加する駆動方法 (第 3 ~ 5 の実施の形態: 段落番号【0079】 - 【0089】に記載されたもの) を採用することは、当業者にとっては自明のものである。

- ・請求の範囲 25, 26 : 国際調査報告で引用された文献 2 及び文献 3 並びに文献 4 により進歩性を有していない。

(備考)

文献 3 に記載されているような周知のブロック分割型の表示装置に、走査の高速化を目的として、文献 2 に記載の複数の表示電極に同相の走査パルスを印加する駆動方法を採用し、同時に消費電力を目的として、文献 4 に記載の互いに位相の異なる表示用パルスを印加する駆動方法を採用することは、当業者にとっては自明のものである。

- ・請求の範囲 27 : 文献 1 若しくは国際調査報告で引用された文献 2 により新規性並びに進歩性を有していない。

(備考)

文献 1 と文献 2 に記載の表示装置は、プラズマディスプレイ装置である。

**THIS PAGE BLANK (USPTO)**

## 請求の範囲

1. (補正後) 画像表示を行う表示装置であって、

複数の X、Y 電極が平行状に X Y / Y X の順に設けられた構造を有して表示ラインが形成される表示部と、

走査パルスが発生する走査パルス発生回路と、

1 フレームを構成する第 1 のフィールドで上記 Y 電極の複数の表示ラインに同相の上記走査パルスを印加し、第 2 のフィールドで上記 X 電極の複数の表示ラインに同相の上記走査パルスを印加する走査回路と、

上記表示ラインに表示用パルスを供給する駆動回路と、

を備え、上記表示部に対し上記走査回路で画像信号に基づくアドレス操作を行い、上記表示用パルスにより上記表示ラインを駆動して画像表示を行うようにしたことを特徴とする表示装置。

2. (補正後) 画像表示を行う表示装置であって、

複数の X、Y 電極が互いに平行状に X Y / Y X / X Y / Y X … の順に設けられ該 1 対の X Y または Y X で 1 表示ラインが形成され、かつ、該 X、Y 両電極に対し離間して交差状にアドレス電極が配される構成を備えた表示部と、

走査パルスが発生する走査パルス発生回路と、

1 フレームを構成する第 1 のフィールドで複数の第 1 の表示ラインの Y 電極に同相の走査パルスを印加し、第 2 のフィールドで複数の第 2 の表示ラインの X 電極に同相の走査パルスを印加する走査回路と、

上記表示ラインに表示用パルスを供給する駆動回路と、

を備え、上記表示部に対し上記走査回路で画像信号に基づくアドレス操作を行い、上記表示用パルスにより上記表示ラインを駆動して画像表示を行うようにしたことを特徴とする表示装置。

**THIS PAGE BLANK (USPTO)**

45 / 1

3. (補正後) 画像表示を行う表示装置であって、

複数の X、Y 電極が平行状に  $XY/YX/XY/YX\cdots$  の順に設けられ該 1 対の XY または YX で 1 表示ラインが形成され、かつ、該 X、Y 両電極に対し離間して交差状にアドレス電極が配される構成を備えた表示部と、

走査パルスを発生する走査パルス発生回路と、

1 フレームを構成する第 1 のフィールドで隣り合う複数の第 1 の表示ラインに同相の上記走査パルスを印加し、第 2 のフィールドで隣り合う複数の第 2 の表示ラインに同相の上記走査パルスを印加する走査回路と、

上記表示ラインに表示用パルスを供給する駆動回路と、

を備え、上記表示部に対し上記走査回路で画像信号に基づくアドレス操作を行い、上記表示用パルスにより上記表示ラインを駆動して画像表示を行うようにしたことを特徴とする表示装置。

4. (補正後) 画像表示を行う表示装置であって、

複数の X、Y 電極が平行状に  $XY/YX/XY/YX\cdots$  の順に設けられ該 1 対の XY または YX で 1 表示ラインが形成され、かつ、該 X、Y 両電極に対し離間して交差状にアドレス電極が配される構成を備えた表示部と、

走査パルスを発生する走査パルス発生回路と、

**THIS PAGE BLANK (USPTO)**

1 フレームを構成する第1のフィールドで隣り合う複数の第1の表示ラインのX電極に同相の走査パルスを印加し、第2のフィールドで隣り合う複数の第2の表示ラインのY電極に同相の走査パルスを印加する走査回路と、

上記表示ラインに表示用パルスを供給する駆動回路と、

を備え、上記表示部に対し上記走査回路で画像信号に基づくアドレス操作を行い、上記表示用パルスにより上記表示ラインを駆動して画像表示を行うようにしたことを特徴とする表示装置。

5. (補正後) 上記第1のフィールドと第2のフィールドに印加するアドレスパルスの電圧値が互いに異なる請求の範囲第1項、第2項、第3項または第4項に記載の表示装置。

6. (補正後) 画像表示を行う表示装置であって、

複数の表示用電極 $X(i)$  ( $i = 1 \sim n$  ( $n \cdots$  正数)) が平行状に設けられ該表示用電極に対し離間して交差状にアドレス電極が配置される構成を備えた表示部と、

走査パルスを発生する走査パルス発生回路と、

上記表示部に対し、第1フィールドの第1の期間で、上記表示電極のうち表示用電極 $X(4p+1)$ と表示用電極 $X(4p+2)$  ( $p \cdots 0$ を含む正数) に表示用パルスを供給し、第1フィールドの第2の期間で、表示用電極 $X(4p+3)$ と表示用電極 $X(4p+4)$ に表示用パルスを供給し、第2フィールドの第3の期間で、表示用電極 $X(4p+2)$ と表示用電極 $X(4p+3)$ に表示用パルスを供給し、第2フィールドの第4の期間で、表示用電極 $X(4p+4)$ と表示用電極 $X(4p+5)$ に表示用パルスを供給する駆動回路と、

を備え、上記表示部に対し、上記走査パルス及び上記アドレス電極を利用し画像信号に基づきアドレス操作を行い、上記表示用パルスにより画像表示を行うようにしたことを特徴とする表示装置。

**THIS PAGE BLANK (USPTO)**



46 / 1

7. (補正後) 上記第 1、第 2、第 3 及び第 4 の期間がそれぞれ複数のサブフィールドに分割され、該サブフィールドは、表示用電極 N の対の少なくとも一つに上記走査パルスを加して上記アドレス電極との間に画像情報に応じた書き込み放電を行うアドレス期間と、該アドレス期間で生じた残留壁電荷により放電を維持する表示期間とを含むようにした請求の範囲第 6 項記載の表示装置。

8. (補正後) 上記第 1、第 2、第 3 及び第 4 の期間内に形成される複数のサブフィールドの配列順番が、該第 1、第 2、第 3、第 4 の期間のうちの少なくとも

**THIS PAGE BLANK (USPTO)**

も1つで異なっている請求の範囲第7項記載の表示装置。

9. (補正後) 上記複数のサブフィールドの少なくとも1つのサブフィールドの書き込み放電を行う期間に先立ち、上記第1、第2、第3、第4の期間に対応して放電セルの全てに書き込み放電させる全書き込みパルスを、上記対を成す表示用電極Xの1つに印加し、少なくとも上記以外の表示用電極Xの1つに、上記全書き込み放電を生じない程度の電圧のパルスを印加する請求の範囲第7項記載の表示装置。

10. (補正後) 上記走査パルスを印加する表示用電極の少なくとも2つが共通接続され、該表示用電極に隣り合った表示用電極が異なる波形の出力で駆動される請求の範囲第7項記載の表示装置。

11. (補正後) 画像表示を行う表示装置であって、

複数の表示用電極X(i) ( $i = 1 \sim n$  ( $n \cdots$  正数)) が平行状に設けられ該表示用電極に対し離間して交差状にアドレス電極が配置される構成を備えた表示部と、

走査パルスを発生する走査パルス発生回路と、

上記表示部に対し、フィールドの第1の期間において、上記表示電極のうち表示用電極X( $3p+1$ )と表示用電極X( $3p+2$ ) ( $p \cdots 0$ を含む正数)とが対となり、該対の表示用電極で表示放電を行い、フィールドの第2の期間において、表示用電極X( $3p+2$ )と表示用電極X( $3p+3$ )とが対となり、該対の表示用電極で表示放電を行い、フィールドの第3の期間において、表示用電極X( $3p+3$ )と表示用電極X( $3p+4$ )とが対となり、該対の表示用電極で表示放電を行うように、表示用パルスを供給する駆動回路と、

を備え、上記表示部に対し、上記走査パルス及び上記アドレス電極を利用してアドレス操作を行い、上記表示用パルスにより画像表示を行うようにし

**THIS PAGE BLANK (USPTO)**

47 / 1

たことを特徴とする表示装置。

12. (補正後) 画像表示を行う表示装置であって、

第1、第2の複数のパネル部から成り、該第1、第2のパネル部のそれぞれが、複数の表示電極が平行状に設けられて表示ラインを形成し、該表示電極に対し離間して交差状にアドレス電極が該第1、第2のパネル部で共通状態で配され、該交差位置に放電セルが形成される構成を有する表示部と、走査パルスが発生する走査パルス発生回路と、

**THIS PAGE BLANK (USPTO)**

上記第1のパネル部の表示電極対の一方に上記走査パルスを加するとともに、該一方の表示電極と上記アドレス電極との間に選択用パルスを加することによって、該第1のパネル部の上記放電セルを順次アドレス操作する第1のアドレス回路と、

上記第2のパネル部の表示電極対の一方に上記走査パルスを加するとともに、該一方の表示電極と上記アドレス電極との間に選択用パルスを加することによって、該第2のパネル部の上記放電セルを順次アドレス操作する第2のアドレス回路と、

上記アドレス操作された該第1のパネル部の放電セルの表示電極対に同時に交番表示用パルスを提供する第1の表示用駆動回路と、

上記アドレス操作された該第2のパネル部の放電セルの表示電極対に同時に交番表示用パルスを提供する第2の表示用駆動回路と、

を備え、上記第1のパネル部のアドレス操作と上記第2のパネル部の表示操作とが重なる時間帯を有し、かつ、該第1、第2の境界の隣り合う2つの表示ラインにおいて上記表示パルス印加時間帯と上記選択パルス印加時間帯とが互いに重ならないようにして、上記表示部に画像表示を行うようにしたことを特徴とする表示装置。

13. (補正後) 上記第1、第2のパネル部の該アドレス操作に先立ち、アドレス準備のパルスを加するリセット期間を有し、該第2のパネル部のリセット期間と重なる時間帯に該第1のパネル部のアドレス操作を中断する休止期間を有するようにした請求の範囲第12項記載の表示装置。

14. (補正後) 上記第1、第2のパネル部の片方の表示電極の走査を、該第1、第2のパネル部相互間の境界に近づく方向に順次行い、該第1のパネル部の該境界付近の走査が、該第2のパネル部のリセット期間終了後となるようにした請求の範囲第13項記載の表示装置。

**THIS PAGE BLANK (USPTO)**



48 / 1

15. (補正後) 上記第1、第2のパネル部の走査を、第1のフィールドでは隣り合う2つの該表示電極対のそれぞれの片方の表示電極に同じ時間帯の走査パルスを印加し、第2のフィールドでは上記隣り合う2つの該表示電極対とは異なる組合せの隣り合う2つの該表示電極対のそれぞれの片方の表示電極に同じ時間帯の走査パルスを印加するようにした請求の範囲第12項記載の表示装置。

**THIS PAGE BLANK (USPTO)**

16. (補正後) 上記第1のパネル部と第2のパネル部との境界に、放電セル間で生じる放電電荷の移動を遮るリブを形成した請求の範囲第12項記載の表示装置。

17. (補正後) 上記第1のパネル部のアドレス操作でアドレス電極に印加するアドレスパルスの電圧ホールド期間内に、上記第2のパネル部の表示維持操作で表示電極対に印加する交番表示用パルスの電圧遷移期間が含まれるようにした請求の範囲第12項記載の表示装置。

18. (補正後) 画像表示を行う表示装置であって、

複数の走査電極が互いに平行状に設けられ、該走査電極に対し離間して交差状にアドレス電極が配されて該走査電極と該アドレス電極の交点部に放電セルが形成される構成を備えた表示部と、

走査パルスを発生する走査パルス発生回路と、

上記走査電極に走査パルスを印加してライン選択し上記アドレス電極に情報に応じたアドレスパルスを印加して、該走査パルスと該アドレスパルスによって生じるアドレス放電を生じさせ、該走査パルスの印加終了後も該アドレス放電を持続させるためのアドレス放電持続電圧を、該走査パルス終了直後に走査電極に印加する電圧保持回路と、

上記表示部に表示用パルスを供給する駆動回路と、

を備え、上記表示部に対し、上記走査パルスとアドレスパルスで画像信号に基づくアドレス操作を行い、上記表示用パルスにより画像表示を行うようにしたことを特徴とする表示装置。

19. (補正後) 上記アドレス放電が持続するような電圧が、上記走査電極と上記アドレス電極の間に放電が生じない電圧値である請求の範囲第18項記載の表示装置。

20. (削除)

**THIS PAGE BLANK (USPTO)**

49 / 1

21. (補正後) 表示装置の画像表示方法であって、

複数の X、Y 電極が平行状に XY / YX の順に設けられた構造を有し表示  
ラインが形成される表示部に対し、

1 フレームを構成する第 1 のフィールドで上記 X、Y 電極のうちの一方の  
複数の表示ラインに同相

**THIS PAGE BLANK (USPTO)**

の走査パルス印加する第1のステップと、第2のフィールドで上記X、Y電極のうちの他方の複数の表示ラインに同相の走査パルス印加する第2のステップとによりアドレス操作を行うステップと、該アドレス操作した表示ラインに表示用パルス印加するステップとを備え、画像表示を行うようにしたことを特徴とする画像表示方法。

22. (削除)

23. (補正後) 表示装置における画像表示方法であって、

複数のX、Y電極が平行状にXY/YX/XY/YX…の順に設けられ該1対のXYまたはYXで1表示ラインが形成され、かつ、該X、Y両電極に対し離間して交差状にアドレス電極が配される構成を備えた表示部に対し、

1フレームを構成する第1のフィールドで隣り合う複数の第1の表示ラインに同相の上記走査パルス印加する第1のステップと、第2のフィールドで隣り合う複数の第2の表示ラインに同相の上記走査パルス印加する第2のステップとによりアドレス操作を行うステップと、該アドレス操作した表示ラインに表示用パルス印加するステップとを備え、画像表示を行うようにしたことを特徴とする画像表示方法。

24. (削除)

25. (補正後) 画像表示を行う表示装置であって、

複数の対状の第1、第2の表示電極が平行状に設けられて複数の表示ラインが形成され、かつ、アドレスパルス印加されるアドレス電極が該両電極に対し交差状に配される構成を備えた表示部と、

走査パルス発生する走査パルス発生回路と、

上記第1の表示電極に同相の走査パルス印加する走査回路と、

上記第2の表示電極の複数個に互いに異なる表示用パルス供給する駆動回路と、

**THIS PAGE BLANK (USPTO)**



50 / 1

を備え、上記表示部に対し上記走査パルスと上記アドレスパルスで画像信号に基づくアドレス操作を行い、上記表示用パルスにより上記表示ラインを駆動して画像表示を行うようにしたことを特徴とする表示装置。

26. (補正後) 上記表示用パルスは、上記第2の表示電極間で互いに位相が異なる請求の範囲第25項に記載の表示装置。

27. (補正後) 上記表示装置は、プラズマディスプレイ装置である請求の範囲第1項～第19項、第25項～第26項のいずれかに記載の表示装置。

**THIS PAGE BLANK (USPTO)**

## 国際調査報告

(法 8 条、法施行規則第40、41条)  
[PCT 18 条、PCT 規則43、44]

出願人又は代理人 の書類記号 219900033971	今後の手続きについては、国際調査報告の送付通知様式(PCT/ISA/220) 及び下記 5 を参照すること。	
国際出願番号 PCT/J P 99/01400	国際出願日 (日.月.年) 19.03.99	優先日 (日.月.年)
出願人 (氏名又は名称) 株式会社日立製作所		

国際調査機関が作成したこの国際調査報告を法施行規則第41条 (PCT 18 条) の規定に従い出願人に送付する。  
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 3 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

## 1. 国際調査報告の基礎

a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。

☐ この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。

b. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。

☐ この国際出願に含まれる書面による配列表

☐ この国際出願と共に提出されたフレキシブルディスクによる配列表

☐ 出願後に、この国際調査機関に提出された書面による配列表

☐ 出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表

☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。

☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

2. ☐ 請求の範囲の一部の調査ができない (第 I 欄参照)。

3. ☐ 発明の単一性が欠如している (第 II 欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。

☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。

☐ 第 III 欄に示されているように、法施行規則第47条 (PCT 規則38.2(b)) の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から 1 カ月以内にこの国際調査機関に意見を提出することができる。

6. 要約書とともに公表される図は、  
第 1 図とする。 ☒ 出願人が示したとおりである。

☐ なし

☐ 出願人は図を示さなかった。

☐ 本図は発明の特徴を一層よく表している。

**THIS PAGE BLANK (USPTO)**

A. 発明の属する分野の分類 (国際特許分類 (IPC))  
Int. Cl<sup>8</sup> G 0 9 G 3 / 2 8

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl<sup>8</sup> G 0 9 G 3 / 2 8

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1926-1996年
日本国公開実用新案公報	1971-1999年
日本国登録実用新案公報	1994-1999年
日本国実用新案登録公報	1996-1999年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P, 10-133621, A (三菱電機株式会社) 22. 5月. 1998 (22. 05. 98) 全文, 図3	1-3, 12, 15, 18-22, 25, 27
Y	全文, 図5-6 (ファミリーなし)	13-14, 16-17, 24
X	J P, 11-65518, A (日本電気株式会社) 9. 3月. 1999 (09. 03. 99)	1-4, 18-22, 27
Y	全文, 図1 全文, 図1 (ファミリーなし)	12-17, 24

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」 口頭による開示、使用、展示等に言及する文献  
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献  
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」 同一パテントファミリー文献

国際調査を完了した日

15. 06. 99

国際調査報告の発送日

29.06.99

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小島 寛史



2 G

9707

電話番号 03-3581-1101 内線 3226

**THIS PAGE BLANK (USPTO)**

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP, 5-216433, A (日本電気株式会社) 27. 8月. 1993 (27. 08. 93) 全文, 図1 (ファミリーなし)	1, 20-22, 27
Y	JP, 10-293557, A (富士通株式会社) 4. 11月. 1998 (04. 11. 98) 全文 (ファミリーなし)	12-17, 24
A	JP, 10-133625, A (日本ビクター株式会社) 22. 5月. 1998 (22. 05. 98) 全文, 図1 (ファミリーなし)	6-11
E, A	JP, 11-95721, A (パイオニア株式会社) 9. 4月. 1999 (09. 04. 99) 全文 (ファミリーなし)	1-27
A	JP, 9-160525, A (富士通株式会社) 20. 6月. 1997 (20. 06. 97) 全文 (ファミリーなし)	1-27

**THIS PAGE BLANK (USPTO)**



ST  
**Translation**

PATENT COOPERATION TREATY

**PCT**

**INTERNATIONAL PRELIMINARY EXAMINATION REPORT**

(PCT Article 36 and Rule 70)

Applicant's or agent's file reference 219900033971	<b>FOR FURTHER ACTION</b> See Notification of Transmittal of International Preliminary Examination Report (Form PCT/IPEA/416)	
International application No. PCT/JP99/01400	International filing date (day/month/year) 19 March 1999 (19.03.99)	Priority date (day/month/year)
International Patent Classification (IPC) or national classification and IPC G09G 3/28		
Applicant HITACHI, LTD.		

1. This international preliminary examination report has been prepared by this International Preliminary Examining Authority and is transmitted to the applicant according to Article 36.
2. This REPORT consists of a total of <u>4</u> sheets, including this cover sheet.  <input checked="" type="checkbox"/> This report is also accompanied by ANNEXES, i.e., sheets of the description, claims and/or drawings which have been amended and are the basis for this report and/or sheets containing rectifications made before this Authority (see Rule 70.16 and Section 607 of the Administrative Instructions under the PCT).  These annexes consist of a total of <u>12</u> sheets.
3. This report contains indications relating to the following items:  I <input checked="" type="checkbox"/> Basis of the report II <input type="checkbox"/> Priority III <input type="checkbox"/> Non-establishment of opinion with regard to novelty, inventive step and industrial applicability IV <input type="checkbox"/> Lack of unity of invention V <input checked="" type="checkbox"/> Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement VI <input type="checkbox"/> Certain documents cited VII <input type="checkbox"/> Certain defects in the international application VIII <input type="checkbox"/> Certain observations on the international application

Date of submission of the demand 17 May 1999 (17.05.99)	Date of completion of this report 15 March 2000 (15.03.2000)
Name and mailing address of the IPEA/JP	Authorized officer
Facsimile No.	Telephone No.

**THIS PAGE BLANK (USPTO)**

## INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP99/01400

## I. Basis of the report

## 1. With regard to the elements of the international application:\*

- ☐ the international application as originally filed
- ☒ the description:  
pages 1-44, as originally filed  
pages \_\_\_\_\_, filed with the demand  
pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_
- ☒ the claims:  
pages \_\_\_\_\_, as originally filed  
pages \_\_\_\_\_, as amended (together with any statement under Article 19  
pages \_\_\_\_\_, filed with the demand  
pages 1-19,21,23,25-27, filed with the letter of 12 November 1999 (12.11.1999)
- ☒ the drawings:  
pages 1/33-33/33, as originally filed  
pages \_\_\_\_\_, filed with the demand  
pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_
- ☐ the sequence listing part of the description:  
pages \_\_\_\_\_, as originally filed  
pages \_\_\_\_\_, filed with the demand  
pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_

## 2. With regard to the language, all the elements marked above were available or furnished to this Authority in the language in which the international application was filed, unless otherwise indicated under this item.

These elements were available or furnished to this Authority in the following language \_\_\_\_\_ which is:

- ☐ the language of a translation furnished for the purposes of international search (under Rule 23.1(b)).
- ☐ the language of publication of the international application (under Rule 48.3(b)).
- ☐ the language of the translation furnished for the purposes of international preliminary examination (under Rule 55.2 and/or 55.3).

## 3. With regard to any nucleotide and/or amino acid sequence disclosed in the international application, the international preliminary examination was carried out on the basis of the sequence listing:

- ☐ contained in the international application in written form.
- ☐ filed together with the international application in computer readable form.
- ☐ furnished subsequently to this Authority in written form.
- ☐ furnished subsequently to this Authority in computer readable form.
- ☐ The statement that the subsequently furnished written sequence listing does not go beyond the disclosure in the international application as filed has been furnished.
- ☐ The statement that the information recorded in computer readable form is identical to the written sequence listing has been furnished.

4. ☒ The amendments have resulted in the cancellation of:

- ☐ the description, pages \_\_\_\_\_
- ☒ the claims, Nos. 20.22.24
- ☐ the drawings, sheets/fig \_\_\_\_\_

5. ☐ This report has been established as if (some of) the amendments had not been made, since they have been considered to go beyond the disclosure as filed, as indicated in the Supplemental Box (Rule 70.2(c)).\*\*

\* Replacement sheets which have been furnished to the receiving Office in response to an invitation under Article 14 are referred to in this report as "originally filed" and are not annexed to this report since they do not contain amendments (Rule 70.16 and 70.17).

\*\* Any replacement sheet containing such amendments must be referred to under item 1 and annexed to this report.

**THIS PAGE BLANK (USPTO)**

## INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP99/01400

**V. Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement**

## 1. Statement

Novelty (N)	Claims	1-5,8-9,11-17,21,23,25-26	YES
	Claims	6-7,10,18-19,27	NO
Inventive step (IS)	Claims	5,9,11-17	YES
	Claims	1-4,6-8,10,18-19,21,23,25-27	NO
Industrial applicability (IA)	Claims	1-19,21,23,25-27	YES
	Claims		NO

## 2. Citations and explanations

## [List of cited documents]

Document 1: JP, 10-91116, A (Pioneer Electronic Corp.), 10 April, 1998 (10.04.98)

Document 2: JP, 11-65518, A (NEC Corp.), 9 March, 1999 (09.03.99)

Document 3: JP, 10-260655, A (Matsushita Electric Industrial Co., Ltd.), 29 September, 1998 (29.09.98)

Document 4: JP, 10-247072, A (Pioneer Electronic Corp.), 14 September, 1998 (14.09.98)

## [Explanation]

• Claims 1-4: Do not appear to involve an inventive step in view of document 1 and document 2 cited in the ISR.

## (Remark)

It is considered obvious for a person skilled in the art to adopt the drive method of applying in-phase scanning pulses to a plurality of display lines as described in document 2 (3<sup>rd</sup> to 5<sup>th</sup> modes: described in paragraph Nos. [0079]-[0089]) for the purpose of enhancing the scanning speed of a display device provided with electrodes in the order of XY/YX/XY/YX ... as described in document 1.

• Claims 6-7 and 10: Do not appear to be novel or to involve an inventive step in view of document 2 cited in the ISR.

## (Remark)

Document 2 describes a display device in which display pulses are supplied to display electrode X (4p+1) and display electrode X (4p+2) in the first period of a first field; display pulses are supplied to electrode X (4p+3) and electrode X (4p+4) in the second period of the first field; display pulses are supplied to electrode X (4p+2) and electrode X (4p+3) in the third period of a second field; and display pulses are supplied to electrode X (4p+4) and electrode X (4p+5) in the fourth period of the second field (paragraph Nos. [0079]-[0089]).

• Claim 8: Does not appear to involve an inventive step in view of document 2 cited in the ISR.

## (Remark)

It is considered obvious for a person skilled in the art to adopt the commonly used art of this technical field to inhibit the pseudo contour by changing the order of sub-fields in the display device described in document 2.

• Claims 18-19: Do not appear to be novel or to involve an inventive step in view of document 1 or document 2 cited in the ISR.

## (Remark)

In the conventional display device described in document 1 or 2, the sustained discharge voltage applied to a scanning electrode for continuously displaying address discharge after completion of the application of scanning pulses corresponds to "address discharge sustaining voltage".

**THIS PAGE BLANK (USPTO)**

# INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP99/01400

## Supplemental Box

(To be used when the space in any of the preceding boxes is not sufficient)

### Continuation of Box V (Citations and explanations):

It is a matter of course that the sustained discharge voltage alone has a voltage value that does not cause discharge between the scanning electrode and the address electrode.

- Claims 21 and 23: Do not appear to involve an inventive step in view of document 1 and document 2 cited in the ISR.

(Remark)

It is considered obvious for a person skilled in the art to adopt the drive method of applying in-phase scanning pulses to a plurality of display lines as described in document 2 (3<sup>rd</sup> to 5<sup>th</sup> modes: described in paragraph Nos. [0079]-[0089]) for the purpose of enhancing the scanning speed in a display device provided with electrodes in the order of XY/YX/XY/YX ... as described in document 1.

- Claims 25-26: Do not appear to involve an inventive step in view of document 2 cited in the ISR and documents 3-4

(Remark)

It is considered obvious for a person skilled in the art to adopt the drive method of applying in-phase scanning pulses to a plurality of display electrodes as described in document 2 for the purpose of enhancing the scanning speed in a well-known block divided display device as described in document 3, and to adopt the drive method of applying scanning pulses that differ from each other in phase, as described in document 4, for the purpose of reducing power consumption.

- Claim 27: Does not appear to be novel or to involve an inventive step in view of document 1 or document 2 cited in the ISR.

(Remark)

The display devices described in documents 1-2 are plasma display devices.

**THIS PAGE BLANK (USPTO)**